

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101535

(43)Date of publication of application : 04.04.2003

(51)Int.Cl. H04L 9/36
G10L 19/00

(21)Application number : 2001-285427 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
(22)Date of filing : 19.09.2001 (72)Inventor : MORITA SHUJI

(54) DECODER

(57)Abstract:

PROBLEM TO BE SOLVED: To execute the settings by each frame by detecting the settings timing in the device which perform the decoding processing of the ciphered music data because a microcomputer makes it possible to change the settings by each frame as the minimum unit of the music data.

SOLUTION: This device is provided with a stream control circuit 108 which holds and controls the cipher frame input an auxiliary data control circuit 109 which holds and controls the auxiliary data input a header separation circuit 104 which inputs the cipher frame from the stream control circuit 108 and separates the cipher data and the header a decoding circuit 105 which decodes the cipher data and generates the decoding data based on the auxiliary data from the auxiliary data control circuit 109 and a header combination circuit 106 which combines the decoding data and the header and generates the decoding frame. The stream control circuit 108 verifies that the decoding circuit 105 inputs the auxiliary data and is ready to decode them and then outputs the cipher frame.

CLAIMS

[Claim(s)]

[Claim 1] A code frame which comprises a code data part produced by giving a code with a predetermined key in a certain format in data which carried out compression processing and a header unit containing an alignment pattern A stream control means which holds said code frame which inputted ancillary data including information in connection with encryption of said code data part is a decoding device which decodes said code frame based on said ancillary data and was inputted and is managed An ancillary data control means which holds said inputted ancillary data and is managed and header separating mechanism which inputs said

code frame from said stream control means and is divided into said code data part and said header unit. A decoding means which carries out decoding processing of said code data part which inputted said ancillary data from said ancillary data control means and inputted said ancillary data into a basis from header separating mechanism and generates a decode data part. A decoding device provided with a header coupling means which combines said header unit inputted from said decode data part inputted from said decoding means and said header separating mechanism and generates a decoding frame and an extension means which carries out the expansion process of said decoding frame inputted according to said format.

[Claim 2] The decoding device according to claim 1 characterized by outputting a code frame to header separating mechanism after checking that preparation for a decoding means to input and decode ancillary data has completed a stream control means.

[Claim 3] The decoding device according to claim 1 characterized by outputting a code data part to a decoding means after checking that preparation for a decoding means to input and decode ancillary data has completed header separating mechanism.

[Claim 4] The decoding device according to claim 2 or 3 characterized by suspending an output of a decoding frame immediately after that while outputting a counting end signal when a header coupling means counts the number of generated decoding frames and the counted value turns into predetermined counted value.

[Claim 5] The decoding device according to claim 2 or 3 characterized by suspending an output of a decoding frame immediately after outputting a predetermined decoding frame while outputting a counting end signal when a header coupling means counts the number of generated decoding frames and the counted value turns into predetermined counted value.

[Claim 6] The decoding device according to claim 2 or 3 outputting a decoding means to a header coupling means as it is without decoding an inputted code data part based on the contents of ancillary data inputted from an ancillary data control means.

[Claim 7] The decoding device according to claim 2 or 3 wherein header separating mechanism outputs a code data part to a header coupling means instead of a decoding means based on the contents of ancillary data inputted from an ancillary data control means.

[Claim 8] The decoding device according to claim 2 or 3 synchronizing a header coupling means with a decoding frame which inputted ancillary data from a decoding means and was generated and outputting it to an extension means.

[Claim 9] The decoding device according to claim 8 when the number of generated decoding frames is counted and the counted value turns into predetermined counted value wherein a header coupling means rewrites some ancillary data and outputs it to an extension means.

[Claim 10] The decoding device according to claim 4 or 9 wherein a header coupling means calculates predetermined counted value based on the contents of ancillary

data inputted from an ancillary data control means.

[Claim 11]Based on the contents of ancillary data inputted from an ancillary data control meansheader separating mechanismDo not output a header unit to a header coupling meansbut output a code frame inputted to a decoding means as it isand a header coupling meansThe decoding device according to claim 2 or 3 outputting a decode data part inputted from a decoding means to an extension means as it is based on the contents of ancillary data inputted from an ancillary data control means.

[Claim 12]The decoding device according to claim 2 or 3wherein a header coupling means outputs a predetermined frame to an extension means immediately after outputting a decoding frame based on ancillary data inputted from an ancillary data control means.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the decoding device which inputs and carries out decoding processing of the code data to which the code was given with the management data about encryption with a predetermined key.

[0002]

[Description of the Prior Art]By saving picture image data and music data as a digital signal with the digital technique which has been carrying out rapid technical progress recently. Degradation of the image quality by aging of a recording medium or tone quality can be prevented nowand a digital instrument and digital recording media have spread quickly from the edit and creation which use a personal computer etc. being easy for a digital signal.

[0003]Completely different business from the conventional business of performing article transaction in the shop has risen by the development and spread of Internet techniquefor examplethe business of performing article transaction or performing a music distribution by the homepage on the Internet has also appeared.

[0004]While the digitized music data had held original tone quality and the tone quality of the almost same gradeWhen the speech compression extension art which can compress data volume about into 1/10 is also progressing and such art is usedthe storage capacity for saving the compressed music data is smallit endsand the portable music reproduction device using semiconductor memory is beginning to spread in a young man's generation by these days.

[0005]It is a copyright problem to be taken up as a problem that the convenience by such digital technique is big conversely on the other hand.

[0006]When music data is created with the digital signalit can perform very easily completely creating the same music data by copying the data. That isit is guessed that the completely same music data as an original copy may be forged cheaply in

large quantities and a commercial scene is flooded with it. When it becomes actual the royalty originally paid to an artist and a record company is no longer paid and the big problem of the business of the music industry stopping materializing occurs.

[0007] To the music data by which ripping was carried out to the personal computer etc. from music data and the compact disk which were distributed on the Internet to such a copyright problem. There are what performed cipher processing so that reproduction motion could be carried out only by specific music reproduction apparatus and a thing which is coping with information other than music data by recording with music data in order to restrict copy frequency.

[0008] Here the decoding device which decodes music data to music data and is reproduced to it from the recording medium which made the music data which gave the code and was enciphered and a predetermined key memorize is explained using a predetermined key.

[0009] The decoding device of the music reproduction apparatus by conventional technology is explained using drawing 9 – 12.

[0010] Drawing 9 performs compression processing for music data by predetermined compression extension format and also shows the process in which cipher processing is performed using a predetermined key. In the figure the music data 1001 is inputted into the compression circuit 1002 and compression processing is carried out at the compression-frames sequence 1003 according to a predetermined compression extension format. The compression-frames sequence 1003 is constituted from the compression frames 0 by compression-frames N and each compression frames are inputted into the encryption circuit 1004.

[0011] The encryption circuit 1004 performs cipher processing to the inputted compression frames using the encryption key 1005 and the code frame sequence 1006 which comprises the code frame 0 with the code frame N is generated. It generates for every frame by using information including setting out at the time of carrying out cipher processing of the compression frames simultaneously etc. as ancillary data and outputs as the ancillary data sequence 1007.

[0012] What is necessary is just to follow conversely the procedure explained above in order to return the generated code frame sequence 1006 to music data.

[0013] That is decoding processing of a code frame is performed using ancillary data and the compression-frames sequence 1003 is generated. And if this compression-frames sequence 1003 is inputted into the compression extension circuit 1002 and an expansion process is performed the original music data 1001 will be obtained.

[0014] The header unit having contained the special data pattern for drawing 10 showing the structure of compression frames and a code frame and detecting the head of each frame. It comprises a data division and the decode data part whose code data part which is the data in which the data division in a code frame carried out cipher processing of the compressed data part is the data which carried out decoding processing of the code data part to the data division in a decoding frame

exists.

[0015]The length (data volume) of compression frames and the number of compression frames depend for music data on the format at the time of carrying out compression processing or the size of music data.

[0016]Drawing 11 shows the block diagram of the decoding device by conventional technology and comprises the recording medium 1201, the microcomputer 1202, the memory 1203, the header separation circuits 1204, the decoder circuit 1205, the header coupled circuit 1206, and the extension circuit 1207.

[0017]Drawing 12 is a timing diagram showing operation of a series of a microcomputer and the decoding device by conventional technology and explains operation of a decoding device using this timing diagram.

[0018]The microcomputer 1202 reads the data which is needed when carrying out decoding processing of the code frame and code frame which are recorded on the recording medium 1201 and writes it in the memory 1203. The microcomputer 1202 writes the data for a frame number according to the capacity of the memory 1203 in the memory 1203. Next, the microcomputer 1202 inputs the ancillary data 0 into the decoder circuit 1205 and the decoder circuit 1205 sets up by extracting the information on a key required for decoding processing etc. and prepares it for performing decoding processing.

[0019]The decoder circuit 1205 will output a decoding preparation-completion signal to the microcomputer 1202 if preparation of decoding processing is completed and the microcomputer 1202 outputs the code frame 0 corresponding to the ancillary data 0 to the header separation circuits 1204 when the inputted decoding first call is detected. The header separation circuits 1204 separate the header unit of the inputted code frame 0, output the separated header unit to the header coupled circuit 1206, and output the code data part which continues after a header unit to the decoder circuit 1205. The decoder circuit 1205 carries out decoding processing of the code data part inputted from the header separation circuits 1204 based on the ancillary data 0 inputted from the microcomputer 1202. The decode data part produced by carrying out decoding processing is outputted to the header coupled circuit 1206.

[0020]The header coupled circuit 1206 combines again the header unit inputted from the header separation circuits 1204 and the decode data part inputted from the decoder circuit 1205, creates the decoding frame 0, and outputs it to the extension circuit 1207. The extension circuit 1207 outputs the music data produced by performing and carrying out the expansion process of the expansion process according to the format at the time of carrying out compression processing of the music data for the inputted decoding frame 0.

[0021]The header separation circuits 1204, the header unit of the inputted code frame to the header coupled circuit 1206. When a code data part is altogether outputted to the decoder circuit 1205, a header separation output completion signal is outputted to the microcomputer 1202 and if a header separation output completion signal is detected, the microcomputer 1202 will read the ancillary data 1 currently held in the memory 1203 and will output it to the decoder circuit 1205.

[0022]And if the decoding preparation-completion signal inputted from the decoder circuit 1205 is detectedthe microcomputer 1202 will read the code frame 1 currently held in the memory 1203and will output it to the header separation circuits 1204.

[0023]The microcomputer 1202 reads a code frame and ancillary data from the storage 1201 againwhen the residue of the code frame which performs repetition processing and holds the above-mentioned operation in the memory 1203and ancillary data is less rather than a predetermined value.

[0024]

[Problem(s) to be Solved by the Invention]In the decoding device by the above-mentioned conventional technologythe microcomputer 1202 writes ancillary data in the decoder circuit 1205and it cannot output a code frame to the header separation circuits 1204 until it detects the decoding preparation-completion signal inputted from the decoder circuit 1205.

[0025]It cannot output the ancillary data of a code frame which should input the next to the decoder circuit 1205 after the microcomputer 1202 outputs a code frame to the header separation circuits 1204 until it detects the header separation output completion signal inputted from the header separation circuits 1204.

[0026]Thereforethe microcomputer 1202 must wait for the signal of the processing completion from the decoder circuit 1205 and the header separation circuits 1204 for every code frameand must make the preparations which read and output a following code frame and ancillary data from the memory 1203 even after checking the signal of processing completion.

[0027]The microcomputer 1202 newly needs to read each data from the recording medium 1201when the residue of the code frame in the memory 1203 and ancillary data is less than a predetermined value.

[0028]And since it cannot grasp to which timing the decoding preparation-completion signal and header separation output completion signal to input can detect the microcomputer 1202No matter it may detect each processing completion signal to what timingmusic data needs to perform these processings by top priority for making it not break off.

[0029]Thussince there is very much processing which the microcomputer 1202 must performthe clock of comparatively high frequency will be used and the operation clock inputted into the microcomputer 1202 will always perform a certain processing.

[0030]Although the conditions for which such playback equipment is asked in the situation where the portable music reproduction device has spread quickly recently were performing prolonged playback by the limited cell capacity and needed the drive for the music reproduction device which used the compact disk and the mini disc as the recording medium furtherMiniaturizing the size of playback equipment further is called for by development of the music reproduction device which used as the storage the semiconductor which does not need such a drive.

[0031]

[Means for Solving the Problem]In order to solve the above-mentioned technical

problem according to the invention given in claims 1 and 2. A stream control means which holds an inputted code frame and is managed and an ancillary data control means which holds inputted ancillary data and is managed. Header separating mechanism which inputs a code frame from a stream control means and is divided into a code data part and a header unit. A decoding means which decodes a code data part which inputted ancillary data from an ancillary data control means and inputted ancillary data into a basis from header separating mechanism and generates a decode data part. A header coupling means which combines a header unit inputted from a decode data part inputted from a decoding means and header separating mechanism and generates a decoding frame. Have an extension means which carries out an expansion process according to a format at the time of compressing an inputted decoding frame and a stream control means. By using a decoding device which outputs a code frame to header separating mechanism after checking that preparation for a decoding means to input and decode ancillary data has been completed. It becomes unnecessary for the microcomputer just to write a code frame and ancillary data in each internal memory of a stream control means and an ancillary data control means respectively and to detect each processing completion signal outputted for every code frame and load of a microcomputer is reduced substantially.

[0032] According to the invention according to claim 3 header separating mechanism. By using a decoding device which outputs a code data part to a decoding means after checking that preparation for a decoding means to input and decode ancillary data has been completed. A code data part will be inputted immediately after completing preparation of a decoding means time to begin decoding processing can be shortened and a leeway of time to start decoding processing will be given.

[0033] According to the invention according to claim 4a header coupling means. When the number of generated decoding frames is counted and the counted value turns into predetermined counted value while outputting a counting end signal. By using a decoding device which suspends an output of a decoding frame a special process of liking to decode and output only a code frame of a predetermined number can be carried out for load of a microcomputer without enlarging and the microcomputer should just perform the usual regeneration and almost same processing to a decoding device.

[0034] According to the invention according to claim 5a header coupling means. When the number of generated decoding frames is counted and the counted value turns into predetermined counted value. By outputting a predetermined decoding frame while outputting a counting end signal and using a decoding device which suspends an output of a decoding frame immediately after that. When a header coupling means suspends an output of a decoding frame there is a possibility of fault that an input buffer of an extension means will generate underflow but fault is avoidable by outputting a predetermined decoding frame from which an input buffer does not start underflow.

[0035] According to the invention according to claim 6a decoding means. By using a

decoding device outputted to a header coupling means as it is without decoding an inputted code data part based on ancillary data inputted from an ancillary data control meansTo output a code frame to an extension meanswithout carrying out decoding processing. It is realizable with outputting a code data part which detected and inputted that a decoding means did not carry out decoding processing to a code data part inputted from ancillary data only by adding data which shows not carrying out decoding processing to ancillary data to a header coupling meanswithout carrying out decoding processing.

[0036]According to the invention according to claim 7header separating mechanismBy using a decoding device which outputs a code data part to a header coupling means instead of a decoding means based on ancillary data inputted from an ancillary data control meansTo output without carrying out decoding processing of the code frame. Only by writing data which shows not carrying out decoding processing to ancillary dataIt is judging header separating mechanism not carrying out decoding processing to a code data part of a code frame inputted from ancillary dataand outputting a decode data part to a header coupling means instead of a decoding meansWhile being able to output without carrying out decoding processing of the code framesince a decoding means is not usedpower consumption is reducible by suspending operation of a decoding means.

[0037]According to the invention according to claim 8a header coupling meansBy using a decoding device which inputs ancillary data from a decoding meansis synchronized with a generated decoding frameand is outputted to an extension meansWhen a microcomputer includes information about a code frame in ancillary datathe information will be outputted and inputted synchronizing with the code frame concerned and a decoding frame. That iswhen adding processing of decoding processingan expansion processetc.a means to process by writing information required for the processing to ancillary data should just process based on the informationThe necessity of a microcomputer detecting the processing timing each timeand setting up the information is lostand a burden of a microcomputer is eased substantially.

[0038]According to the invention according to claim 9a header coupling meansBy using a decoding device which rewrites and outputs some ancillary datawhen the number of generated decoding frames is counted and the counted value turns into predetermined counted valueWhat a decoding frame of a predetermined number inputted can be detected from inputted ancillary datawithout newly inputting a counting end signal into an extension means.

[0039]According to the invention according to claim 10a header coupling meansBy using a decoding device which calculates counted value from ancillary data inputted from an ancillary data control meansWhen a microcomputer wants to change predetermined counted valuethe timing must be detected and set up by a certain methodbut there is no necessity that a microcomputer detects timing to set up by including predetermined counted value in ancillary dataand load can be reduced.

[0040]According to the invention according to claim 11header separating

mechanismBased on the contents of ancillary data inputted from an ancillary data control meansdo not output a header unit to a header coupling meansbut output a code frame to a decoding meansand a header coupling meansBy using a decoding device decoding device which outputs a decode data part inputted from a decoding means to an extension means as it is based on the contents of ancillary data inputted from an ancillary data control meansWhen carrying out decoding processing of the code frame which does not have a header unit but is constituted only from a code data parta microcomputer is adding a header unit not existing in a code frame to ancillary dataHeader separating mechanism outputs a code frame to a decoding means as it isthe decoding means can carry out decoding processing of the code frameand the header coupling means can output data inputted from a decoding means to an extension means as it is.

[0041]According to the invention according to claim 12a header coupling meansBy using a decoding device which outputs a predetermined frame to an extension means immediately after outputting a decoding frame based on ancillary data inputted from an ancillary data control meansAlthough underflow which an extension means carries out the expansion process of the data of a final frameand cannot be reproduced may be generated without a final frame of music data which should be reproduced filling an input buffer of an extension meansUnderflow of an extension means is avoidable by outputting a predetermined decoding frame with which an input buffer fills underflow.

[0042]

[Embodiment of the Invention]Hereafteran embodiment of the invention is described using a drawing.

[0043](Embodiment 1) Drawing 1 is a block diagram showing the composition of the decoding device in the embodiment of the invention 1.

[0044]It comprises the recording medium 101the microcomputer 102the stream control circuit 108the ancillary data control circuit 109the header separation circuits 104the decoder circuit 105the header coupled circuit 106and the extension circuit 107 so that it may illustrate.

[0045]That isin this Embodiment 1microcomputer processing which detects the conventional function and each processing completion signal of the memory 1203 of a decoding device (drawing 11) was realized in the stream control circuit 108 and the ancillary data control circuit 109.

[0046]Drawing 2 is a timing diagram showing operation of a series of the microcomputer 102 and this decoding device.

[0047]Although the same operation as the decoding device explained by drawing 11 by conventional technology is performedsince some are different in partthe header separation circuits 104 are explained briefly.

[0048>About the decoder circuit 105the header coupled circuit 106the extension circuit 107the stream control circuit 108and the ancillary data control circuit 109the operation is carried out to explaining in detail.

[0049]The stream control circuit 108 manages the code frame number which builds the memory in the insideholds in a memory the code frame inputted from

the microcomputer 102 and is held to the internal memory. The internal memory has only the capacity holding two or more code frames.

[0050] The stream control circuit 108 outputs the code frame currently held to the internal memory to the header separation circuits 104 according to FIFO (First-In-First-Out) control when the decoding preparation-completion signal inputted from the decoder circuit 105 is detected. If waiting and its signal are detected for the decoding preparation-completion signal which will be again inputted from the decoder circuit 105 if a code frame is outputted the following code frame will be outputted. The stream control circuit 108 repeats such operation and performs it.

[0051] The stream control circuit 108 outputs a code frame requirement signal to the microcomputer 102 when the code frame number currently held to the internal memory is less rather than the value which the microcomputer 102 set up.

[0052] However there is no writing of a code frame in the internal memory of the microcomputer 102 to the stream control circuit 108. When the code frame currently held is lost even if it detects the decoding preparation-completion signal inputted from the decoder circuit 105 no stream control circuits 108 are outputted to the header separation circuits 104 but wait for the code frame writing from the microcomputer 102.

[0053] The ancillary data control circuit 109 manages the number of ancillary data which builds the memory in the inside holds the ancillary data inputted from the microcomputer 102 to the internal memory and is held to the internal memory. Detection of the header separation output completion signal inputted from the header separation circuits 104 will output the ancillary data currently held to the internal memory to the decoder circuit 105 according to FIFO (First-In-First-Out) control.

[0054] If waiting and its signal are detected for the header separation output completion signal which will be again inputted from the header separation circuits 104 if ancillary data is outputted the following ancillary data will be outputted. The ancillary data control circuit 109 repeats such operation and performs it.

[0055] When the number of ancillary data which the ancillary data control circuit 109 holds to the internal memory is less rather than the value which the microcomputer 102 set up the ancillary data control circuit 109 outputs an ancillary data requirement signal to the microcomputer 102. However there is no writing of ancillary data in the internal memory of the microcomputer 102 to the ancillary data control circuit 109. When the ancillary data currently held is lost even if it detects the header separation output completion signal inputted from the stream control circuit 108 no ancillary data control circuits 109 are outputted to the decoder circuit 105 but wait for the ancillary data writing from the microcomputer 102.

[0056] In addition to performing the same operation as the decoding device by conventional technology the decoder circuit 105 outputs the ancillary data inputted from the ancillary data control circuit 109 with the decode data part which carried out decoding processing of the code data part to the header coupled circuit 106.

[0057] In addition to performing the same operation as the decoding device by

conventional technology the header coupled circuit 106 outputs the ancillary data inputted from the decoder circuit 105 with the decoding frame generated from the header unit and the decode data part to the extension circuit 107.

[0058] Based on setting out in connection with the expansion process described by the ancillary data inputted from the header coupled circuit 106 the extension circuit 107 carries out the expansion process of the decoding frame and reproduces music data.

[0059] Next operation of a series of decoding devices which include operation of the microcomputer 102 using drawing 2 is explained.

[0060] First the microcomputer 102 reads ancillary data required for a code frame and decryption from the recording medium 101 and writes it in the internal memory of the stream control circuit 108 and the ancillary data control circuit 109 respectively. Since a microcomputer writes in the code frame number and the number of ancillary data according to capacity of each internal memory at this time a data residue becomes almost equal to the capacity of an internal memory respectively.

[0061] The ancillary data control circuit 109 outputs ancillary data to the decoder circuit 105 and the decoder circuit 105 outputs a decoding preparation-completion signal to the stream control circuit 108 after performing setting out for decoding processing based on the inputted ancillary data. The stream control circuit 108 which detected the decoding preparation-completion signal outputs a code frame to the header separation circuits 104 and separates a code frame into a header unit and a code data part from the header separation circuits 104.

[0062] The decoder circuit 105 performs decoding processing to the code data part inputted from the header separation circuits 104 obtains a decode data part and is outputted to the header coupled circuit 106 with ancillary data.

[0063] The header coupled circuit 106 combines the decode data part inputted from the header unit inputted from the header separation time 104 and the decoder circuit 105 and generates a decoding frame. And the ancillary data and the decoding frame which were inputted are outputted to the extension circuit 107.

[0064] Immediately after the header separation circuits 104 separate a code frame and finish outputting it to the decoder circuit 105 and the header coupled circuit 106 they output a header separation output completion signal to the ancillary data control circuit 109.

[0065] And again the ancillary data control circuit 104 outputs ancillary data to the decoder circuit 105 and starts decoding processing preparation of the following code frame.

[0066] As mentioned above decoding processing of a code frame is performed repeatedly without being placed between the middles by processing with the microcomputer 102.

[0067] However when the data residue currently held to the internal memory of the stream control circuit 108 or the ancillary data control circuit 109 is less rather than a predetermined value (threshold) a code frame requirement signal and an ancillary data requirement signal are outputted to the microcomputer

102 respectively.

[0068] And the microcomputer 102 which inputted those requirement signals reads the data equivalent to a requirement signal from the recording medium 101 writes in each internal memory and it continues writing operation until a data residue becomes equal to the capacity of an internal memory.

[0069] As mentioned above by having the stream control circuit 108 and the ancillary data control circuit 109 If the microcomputer 102 writes in the code frame according to the capacity of each internal memory and ancillary data the ancillary data control circuit 109 will perform setting out of a key required for decoding processing etc. and the stream control circuit 108 will output a code frame to the header separation circuits 104.

[0070] Therefore the microcomputer 102 of the burden of carrying out setting out of the ancillary data for every code frame while detecting timing is lost The processing which reads a code frame from the recording medium 101 and is written in an internal memory when the ancillary data requirement signal inputted when less rather than the value which the data currently held to the internal memory of the stream control circuit 108 set up is detected And when the sector information requirement signal inputted when less rather than the value which the data currently held to the internal memory of the ancillary data control circuit 109 set up is detected what is necessary will be just to perform processing which reads ancillary data from the recording medium 101 and is written in an internal memory.

[0071] Since ancillary data is outputted to the extension circuit 107 synchronizing with a decoding frame Even when the microcomputer 102 wants to perform a specific expansion process to a specific decoding frame to the extension circuit 107 even if the specific decoding frame does not grasp the timing by which an expansion process is carried out It is easily realizable by including the information set to the extension circuit 107 in beforehand corresponding ancillary data.

[0072] With the decoding device in the embodiment of the invention 1 only when decoding processing was performed explained but. If setting out of not carrying out decoding processing of the corresponding code frame to ancillary data is added the microcomputer 102 The decoder circuit 105 is outputting the corresponding code data part inputted from the header separation circuits 104 when the ancillary data's was inputted to the header coupled circuit 106 as it is without carrying out decoding processing Although compression processing of the data currently recorded on the recording medium 101 is carried out in a certain format in music data even if it is data to which cipher processing is not performed it is possible to reproduce music data to usual.

[0073] With the decoding device in the embodiment of the invention 1 only when decoding processing was performed explained but. If setting out of carrying out cipher processing of the corresponding code frame to ancillary data is added the microcomputer 102 When the ancillary data is inputted the decoder circuit 105 can perform cipher processing and can output the corresponding code data part inputted from the header separation circuits 104 to the header coupled circuit 106.

[0074] (Embodiment 2) Drawing 3 is a block diagram showing the composition of

the decoding device in the embodiment of the invention 2.

[0075]It comprises the recording medium 301the microcomputer 302the stream control circuit 308the ancillary data control circuit 309the header separation circuits 304the decoder circuit 305the header coupled circuit 306the extension circuit 307and the input selector 310 so that it may illustrate.

[0076]That is in the embodiment of the invention 2the decode data part outputted from the decoder circuit 305 and the code data part outputted from the header separation circuits 304 are chosen with the input select signal which the header separation circuits 304 outputand is outputted to the header coupled circuit 306.

[0077]Since the same operation as the decoding device in the embodiment of the invention 1 is performedthe decoder circuit 305the header coupled circuit 306the extension circuit 307the stream control circuit 108and the ancillary data control circuit 109 omit explanation.

[0078]Thereforeoperation is explained about the header separation circuits 304 and the input selector 310 here.

[0079]The header separation circuits 304 divide into a header unit and a code data part the code frame inputted from the stream control circuit 308. It detects whether buys and there is that the information set which does not carry out decoding processing of the code frame corresponding to the ancillary data inputted from the ancillary data control circuit 309 is containedand an input data switching signal is generated and outputted according to the result.

[0080]The input selector 310 is a selector of 2 input 1 outputand uses for a control signal the input data switching signal which the header separation circuits 304 output. The decode data part inputted from the decoder circuit 305 when ancillary data has setting out which carries out decoding processing is outputted to the header coupled circuit 306and when ancillary data has setting out which does not carry out decoding processingthe code data part inputted from the header separation circuits 304 is outputted to the header coupled circuit 306.

[0081]The header coupled circuit 306 combines the header unit inputted from the data inputted from the input selector 310and the header separation circuits 304and outputs it to the extension circuit 307.

[0082]As mentioned aboveinput ancillary data into the header separation circuits 304and an input data switching signal is outputted to themBy choosing the decode data part of the decoder circuit 305or the code data part of the header separation circuits 304the input signal of the header coupled circuit 306 using the signalAlthough compression processing of the data currently recorded on the recording medium 101 is carried out in a certain format in music dataeven if it is data to which cipher processing is not performedit is possible to reproduce music data to usual.

[0083]In this casethe decoder circuit 305 does not need to be operating and can suspend that operation thoroughly. By thisthe power consumption of the whole decoding device is reducible.

[0084](Embodiment 3) Drawing 4 is a block diagram showing the composition of the decoding device in the embodiment of the invention 3.

[0085]It comprises the recording medium 401the microcomputer 402the stream control circuit 408the ancillary data control circuit 409the header separation circuits 404the decoder circuit 405the header coupled circuit 406and the extension circuit 407 so that it may illustrate.

[0086]Since the same operation as the decoding device in the embodiment of the invention 1 is performedthe header separation circuits 404the decoder circuit 405the stream control circuit 408and the ancillary data control circuit 409 omit explanation.

[0087]Thereforeoperation is explained about the header coupled circuit 406 and the extension circuit 407 here.

[0088]The header coupled circuit 406 combines the header unit inputted from the decode data part inputted from the decoder circuit 405and the header separation circuits 404and generates a decoding frame. And the ancillary data inputted from the decoder circuit 405 with a decoding frame during the period which has detected the decoding frame requirement signal inputted from the extension circuit 407 is outputted to the extension circuit 407.

[0089]When the decoding frame requirement signal is not detectedthe header coupled circuit 406 suspends an outputeven if the decoding frame which was being outputted immediately before can output only to the middle. And when the decoding frame requirement signal is detected againan output is begun from the middle of the decoding frame which suspended the output.

[0090]When setting out specific to the ancillary data inputted from the decoder circuit 405 is madea decoding frame and ancillary data continue outputting zero to the extension circuit 407 until it stops detecting a decoding frame requirement signal from from immediately after finishing outputting the decoding frame corresponding to the ancillary data.

[0091]The extension circuit 407 builds in the input bufferwhen an input buffer has an openingit outputs a decoding frame requirement signaland it stores in an input buffer the decode data inputted from the header coupled circuit 406 one by one. And when an input buffer is filled with the data of a decoding framethe output of a decoding frame requirement signal is suspendedthe data in an input buffer is readand an expansion process is performed. Since an input buffer becomes empty at this timea decoding frame requirement signal is outputted again.

[0092]When setting out specific to ancillary data is madethe header coupled circuit 406 to the extension circuit 407 until it stops detecting a decoding frame requirement signal from from immediately after finishing outputting the decoding frame corresponding to the ancillary data As mentioned abovea decoding frameEven if decoding processing of the final frame of music data is carried out and it outputs to the extension circuit 407 by using the decoding device with which ancillary data continues outputting zerosince the input buffer of the extension circuit 407 is not filled with a decoding framethe phenomenon in which an expansion process cannot be performed is avoidable.

[0093](Embodiment 4) Drawing 5 is a block diagram showing the composition of the decoding device in the embodiment of the invention 4.

[0094]It comprises the recording medium 501the microcomputer 502the stream control circuit 508the ancillary data control circuit 509the header separation circuits 504the decoder circuit 505the header coupled circuit 506and the extension circuit 507 so that it may illustrate.

[0095]Since the same operation as the decoding device in the embodiment of the invention 1 is performedthe header separation circuits 504the decoder circuit 505the extension circuit 507the stream control circuit 508and the ancillary data control circuit 509 omit explanation.

[0096]Thereforethe operation is explained about the header coupled circuit 506 here.

[0097]The header coupled circuit 506 combines the header unit inputted from the decode data part inputted from the decoder circuit 505and the header separation circuits 504and creates a decoding frame. And it outputs to the extension circuit 507 with the ancillary data inputted from the decoder circuit 505.

[0098]When setting out specific to the ancillary data inputted from the decoder circuit 505 is madeThe count number of the decoding frame which the header coupled circuit 506 outputted to the extension circuit 507 during the period when the specific setting out is set up continuouslyWhen the predetermined count number which the microcomputer 502 set up is reachedit suspends outputting a count completion signal immediately after outputting an applicable decoding frameand outputting a decoding frame to the extension circuit 507. This halt condition is continued unless halt condition release is performedafter the microcomputer 502 detects a count completion signal.

[0099]Nextthe fast forwarding reproduction of music data is explained using drawing 6.

[0100]It is a figure showing how drawing 6 realizes fast forwarding reproduction from the continuous code frame.

[0101]For examplefast forwarding reproduction divides continuous music data finely by fixed time ($=T$)and reproduces only the music data which is equivalent to the time of $T/10$ from the head of each divided music data continuously. In such a casethe reproduced music data can be heard as it is reproducing with music data the speed of 10 times of original.

[0102]That isif the music data of fixed time shall certainly be reproduced when one code frame is reproduced hereif decoding processing of the ten code frames is carried out from each group's headfast forwarding reproduction is realizable [a code frame is divided in the group in every 100 piecesand].

[0103]Nextoperation of fast forwarding reproduction is explained using drawing 7.

[0104]The microcomputer 502 sets a predetermined count number as 10 to the header coupled circuit 506. And the code frame equivalent to the 1st group of music data who wants to carry out fast forwarding reproduction is read from the recording medium 501and it writes in the internal memory of the stream control circuit 508. Simultaneouslyit reads from the recording medium 501setting out which counts the decoding frame number which the header coupled circuit 506 outputs to each ancillary data is addedand corresponding ancillary data is also

written in the internal memory of the ancillary data control circuit 509.

[0105]Although the stream control circuit 508the ancillary data control circuit 509the header separation circuits 504and the decoder circuit 505 operate like the usual reproductionIt detects that the header coupled circuit 506 is setting out which counts the decoding frame number outputted to the extension circuit 507 from the inputted ancillary data.

[0106]And immediately after the header coupled circuit 506 finishes outputting the 10th decoding frame to the extension circuit 507it outputs a count completion signal and suspends the output of the decoding frame to the extension circuit 507.

[0107]If the count completion signal inputted from the header coupled circuit 506 is detectedthe microcomputer 502 will reset the stream control circuit 508the ancillary data control circuit 509the decoder circuit 505the header separation circuits 504and the header coupled circuit 506and will return them to an initial state. And the code frame which the 2nd group deserves next is read from the recording medium 501and it writes in the internal memory of the stream control circuit 508. Simultaneouslyit reads from the recording medium 501setting out which counts the decoding frame number which the header coupled circuit 506 outputs to each ancillary data is addedand corresponding ancillary data is also written in the internal memory of the ancillary data control circuit 509.

[0108]It is a repetition of the above-mentioned operation henceforthand the music data outputted by these the operations of a series of from the extension circuit 507 can be heard as fast forwarding reproduction is carried out by one the speed of usual 10 times of this.

[0109]As mentioned abovethe header coupled circuit 506 outputs a count completion signalwhen the decoding frame number to output is counted and a predetermined number is reachedand it can respond also to fast forwarding reproduction easily by suspending the output of a decoding framewithout making the burden of the microcomputer 502 heavy. Although the microcomputer 502 needs to divide into the group of a fixed number of code frames the code frame currently beforehand recorded on the recording medium 501 and needs to recognize itA microcomputer cannot count a code frame number but the processing burden of the microcomputer 502 which increase in number in order to realize fast forwarding reproduction can be substantially eased because a decoding device carries out count processing.

[0110]Although the microcomputer 502 presupposed that a predetermined count number is set as the header coupled circuit 506 in the decoding device in the embodiment of the invention 4By writing the information on a predetermined count number in ancillary dataif the header coupled circuit 506 extracts and sets upthe burden of the information which the microcomputer 502 sets as the header coupled circuit 506 will be lost.

[0111]Although the decoding frame outputted to the extension circuit 507 when the header coupled circuit 506 outputted a counting end signal tells having reached the predetermined count number in the decoding device in the embodiment of the invention 4It can tell without increasing the input signal to the

extension circuit 507 by adding to ancillary data the information which the count of the decoding frame ended in telling the extension circuit 507.

[0112](Embodiment 5) Drawing 8 is a block diagram showing the composition of the decoding device in the embodiment of the invention 5.

[0113]It comprises the recording medium 801the microcomputer 802the stream control circuit 808the ancillary data control circuit 809the header separation circuits 804the decoder circuit 805the header coupled circuit 806and the extension circuit 807 so that it may illustrate.

[0114]Since the same operation as the decoding device in the embodiment of the invention 1 is performedthe decoder circuit 805the extension circuit 807the stream control circuit 808and the ancillary data control circuit 809 omit explanation.

[0115]Thereforethe operation is explained about the header separation circuits 804 and the header coupled circuit 806 here.

[0116]The header separation circuits 804 divide into a header unit and a code data part the code frame inputted from the code frame control circuit 808and a header unit is outputted to the header coupled circuit 806and they output a code data part to the decoder circuit 805.

[0117]Howeverif it detects that the information that a header unit does not exist in a code frame is included in the ancillary data inputted from the ancillary data control circuit 809the inputted code frame will be outputted to a decoder circuit as it isand a header unit will not be outputted to the header detection circuits 806.

[0118]Although the header coupled circuit 806 combines the decode data part inputted from the header unit inputted from the header separation circuits 804and the decoder circuit 805creates a decoding frame and being outputted to the extension circuit 807 with the ancillary data inputted from the decoder circuit 805Detection of that the information that a header unit does not exist in a code frame is included in the ancillary data inputted from the decoder circuit 805 will output the decode data part inputted from the decoder circuit 805 to the extension circuit 807 as it is as a decoding frame.

[0119]When a header unit does not exist in a code frame as mentioned aboveIf the microcomputer 802 adds the information to ancillary datathe header separation circuits 804 and the header coupled circuit 806 can carry out decoding processing of all the code frames by the decoder circuit 805and can output them to the extension circuit 807Decoding processing can be done simplywithout changing greatly the composition of the decoding device by the embodiment of the invention 1if the decoding device by the embodiment of the invention 5 is used even if it is the data in which compression processing was performed in the format in which a header unit does not exist.

[0120]

[Effect of the Invention]As explained aboveaccording to the invention given in claims 1 and 2an internal memory is built in each of a stream control means and an ancillary data meansBy outputting a code frame to header separating mechanismafter detecting that preparation for a decoding means to input and

decode ancillary data was completed After a microcomputer writes code data and ancillary data in the internal memory of a stream control means and an ancillary data control means respectively it becomes unnecessary to detect each processing completion signal for every code frame and it can reduce the load of a microcomputer substantially.

[0121] After checking that preparation for a decoding means to input and decode ancillary data has been completed according to the invention according to claim 3 when header separating mechanism outputs a code data part to a decoding means A code data part will be inputted immediately after completing preparation of a decoding means and time to begin decoding processing can be shortened.

[0122] When according to the invention according to claim 4 the number of the decoding frames generated by the header coupling means is counted and the counted value turns into predetermined counted value while outputting a counting end signal It can realize only by carrying out ordinary reproduction processing and almost same processing without enlarging load of a microcomputer for the special process of liking to decode and output only the code frame of a predetermined number by suspending the output of a decoding frame.

[0123] According to the invention according to claim 5a header coupling means When the number of the generated decoding frames is counted and the counted value turns into predetermined counted value By outputting a predetermined decoding frame while outputting a counting end signal and using the decoding device which suspends the output of a decoding frame immediately after that When a header coupling means suspends the output of a decoding frame there is a possibility of fault that the input buffer of an extension means will generate underflow but fault is avoidable by outputting the predetermined decoding frame from which an input buffer does not start underflow.

[0124] According to the invention according to claim 6a decoding means To output without carrying out decoding processing of the code frame by using the decoding device outputted as it is without decoding the inputted code data part based on the inputted ancillary data. It judges that a decoding means does not carry out decoding processing to the code data part inputted from ancillary data only by writing the data which shows not carrying out decoding processing to ancillary data and the inputted code data part can be realized with outputting without carrying out decoding processing.

[0125] According to the invention according to claim 7 header separating mechanism By using the decoding device which outputs a code data part to the header coupling means instead of a decoding means based on the ancillary data separated from the code frame To output without carrying out decoding processing of the code frame. Only by writing the data which shows not carrying out decoding processing to ancillary data It is judging header separating mechanism not carrying out decoding processing to the code data part of the code frame inputted from ancillary data and outputting a decode data part to the header coupling means instead of a decoding means While being able to output without carrying out decoding processing of the code frames since a decoding means is not used power

consumption is reducible by suspending operation of a decoding means.

[0126]According to the invention according to claim 8a header coupling meansBy using the decoding device which inputs ancillary data from header separating mechanismis synchronized with the generated decoding frameand is outputted to an extension meansWhen a microcomputer includes the information about a code frame in ancillary datathe information will be outputted and inputted synchronizing with the code frame concerned and a decoding frame. That iswhen adding some processingssuch as decoding processing and an expansion processa means to process by writing information required for the processing to ancillary data should just process based on the informationThe necessity of a microcomputer detecting the timing each time and setting up the information is lostand the burden of a microcomputer is eased substantially.

[0127]According to the invention according to claim 9a header coupling meansBy using the decoding device which rewrites and outputs some ancillary datawhen the number of the generated decoding frames is counted and the counted value turns into predetermined counted valueWhat the decoding frame of the predetermined number inputted can be detected from the inputted ancillary datawithout newly inputting a counting end signal into an extension means.

[0128]According to the invention according to claim 10a header coupling meansBy using the decoding device which calculates counted value from the inputted ancillary dataWhen a microcomputer wants to change predetermined counted valuethe timing must be detected and set up by a certain methodbut there is no necessity that a microcomputer detects the timing to set up by including predetermined counted value in ancillary dataand load can be reduced.

[0129]According to the invention according to claim 11header separating mechanismBased on the contents of the ancillary data inputted from the ancillary data control meansdo not output a header unit to a header coupling meansbut output a code frame to a decoding meansand a header coupling meansBy using the decoding device decoding device which outputs the decode data part inputted from the decoding means to an extension means as it is based on the contents of the ancillary data inputted from the ancillary data control meansWhen carrying out decoding processing of the code frame which does not have a header unit but is constituted only from a code data parta microcomputer is adding a header unit not existing in a code frame to ancillary dataHeader separating mechanism outputs a code frame to a decoding means as it isthe decoding means can carry out decoding processing of the code frameand the header coupling means can output the data inputted from a decoding means to an extension means as it is.

[0130]According to the invention according to claim 12a header coupling meansBy using the decoding device which outputs a predetermined frame to an extension means immediately after outputting a decoding frame based on the ancillary data inputted from the ancillary data control meansAlthough the underflow which an extension means carries out the expansion process of the data of a final frameand cannot be reproduced may be generated without the final frame of the music data which should be reproduced filling the input buffer of an extension meansThe

underflow of an extension means is avoidable by outputting a predetermined decoding frame with which an input buffer fills underflow.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing the composition of the decoding device in the embodiment of the invention 1

[Drawing 2] The timing diagram showing operation of the decoding device in the embodiment of the invention 1

[Drawing 3] The block diagram showing the composition of the decoding device in the embodiment of the invention 2

[Drawing 4] The block diagram showing the composition of the decoding device in the embodiment of the invention 3

[Drawing 5] The block diagram showing the composition of the decoding device in the embodiment of the invention 4

[Drawing 6] The figure explaining the principle of fast forwarding reproduction

[Drawing 7] The timing diagram showing operation of the decoding device in the embodiment of the invention 4

[Drawing 8] The block diagram showing the composition of the decoding device in the embodiment of the invention 5

[Drawing 9] The figure explaining the process of compression processing of music data and cipher processing

[Drawing 10] The figure explaining the composition of a frame

[Drawing 11] The block diagram showing the composition of the decoding device in the conventional decoding device

[Drawing 12] The timing diagram showing operation of the decoding device in the conventional decoding device

[Description of Notations]

101 Recording medium

102 Microcomputer

104 Header separation circuits

105 Decoder circuit

106 Header coupled circuit

107 Extension circuit

108 Stream control circuit

109 Ancillary data control circuit

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-101535

(P2003-101535A)

(43)公開日 平成15年4月4日(2003.4.4)

(51)Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 4 L 9/36

H 0 4 L 9/00

6 8 5

5 D 0 4 5

G 1 0 L 19/00

G 1 0 L 9/18

M

5 J 1 0 4

9/00

N

審査請求 未請求 請求項の数12 O L (全 19 頁)

(21)出願番号 特願2001-285427(P2001-285427)

(22)出願日 平成13年9月19日(2001.9.19)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 森田 周司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム(参考) 5D045 DA20

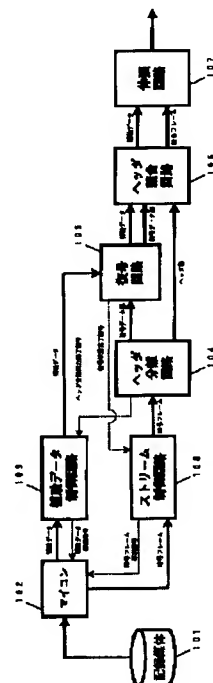
5J104 AA01 JA05 NA02

(54)【発明の名称】 復号装置

(57)【要約】

【課題】 暗号化された音楽データの復号処理を行なう装置において、マイコンは、音楽データの最小単位であるフレーム毎に設定を変更する可能性があり、フレーム毎にその設定タイミングを検出して設定を実行しなければならない。

【解決手段】 入力した暗号フレームを保持、管理するストリーム制御回路108と、入力した補助データを保持、管理する補助データ制御回路109と、ストリーム制御回路108から暗号フレームを入力し暗号データ部とヘッダ部に分離するヘッダ分離回路104と、補助データ制御回路109から補助データに基づき、暗号データ部を復号し復号データ部を生成する復号回路105と、復号データ部とヘッダ部とを結合して復号フレームを生成するヘッダ結合回路106とを備え、ストリーム制御回路108は、復号回路105が補助データを入力して復号する準備が完了したことを確認してから、暗号フレームを出力する。



【特許請求の範囲】

【請求項 1】 あるフォーマットで圧縮処理したデータを所定の鍵で暗号を施して得られる暗号データ部と同期パターンを含むヘッダ部から構成される暗号フレームと、前記暗号データ部の暗号化に関わる情報を含む補助データとを入力し、前記補助データを基に前記暗号フレームを復号する復号装置であって、入力した前記暗号フレームを保持、管理するストリーム制御手段と、入力した前記補助データを保持、管理する補助データ制御手段と、前記ストリーム制御手段から前記暗号フレームを入力し、前記暗号データ部と前記ヘッダ部に分離するヘッダ分離手段と、前記補助データ制御手段から前記補助データを入力し、前記補助データを基にヘッダ分離手段から入力した前記暗号データ部を復号処理して復号データ部を生成する復号手段と、前記復号手段から入力した前記復号データ部と前記ヘッダ分離手段から入力した前記ヘッダ部とを結合して復号フレームを生成するヘッダ結合手段と、前記フォーマットに従い入力した前記復号フレームを伸張処理する伸張手段とを備えた復号装置。

【請求項 2】 ストリーム制御手段は、復号手段が補助データを入力して復号するための準備が完了したことを確認してから、ヘッダ分離手段に暗号フレームを出力することを特徴とする請求項 1 記載の復号装置。

【請求項 3】 ヘッダ分離手段は、復号手段が補助データを入力して復号するための準備が完了したことを確認してから、復号手段に暗号データ部を出力することを特徴とする請求項 1 記載の復号装置。

【請求項 4】 ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに、その直後に復号フレームの出力を停止することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 5】 ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに所定の復号フレームを出力した直後、復号フレームの出力を停止することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 6】 復号手段は、補助データ制御手段から入力した補助データの内容に基づき、入力した暗号データ部を復号せずにそのままヘッダ結合手段に出力することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 7】 ヘッダ分離手段は、補助データ制御手段から入力した補助データの内容に基づき、暗号データ部を復号手段ではなくヘッダ結合手段へ出力することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 8】 ヘッダ結合手段は、復号手段から補助データを入力し、生成した復号フレームと同期させて伸張手段に出力することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 9】 ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、補助データの一部を書き換えて伸張手段に出力することを特徴とする請求項 8 記載の復号装置。

【請求項 10】 ヘッダ結合手段は、補助データ制御手段から入力した補助データの内容に基づき、所定のカウント値を求めることを特徴とした請求項 4、5 または 9 記載の復号装置。

【請求項 11】 ヘッダ分離手段は、補助データ制御手段から入力した補助データの内容に基づき、ヘッダ結合手段に対してヘッダ部を出力せず、復号手段に対して入力した暗号フレームをそのまま出力し、ヘッダ結合手段は、補助データ制御手段から入力した補助データの内容に基づき、復号手段から入力した復号データ部をそのまま伸張手段に出力することを特徴とする請求項 2 または 3 記載の復号装置。

【請求項 12】 ヘッダ結合手段は、補助データ制御手段から入力した補助データに基づき、復号フレームを出力した直後に所定のフレームを伸張手段に出力することを特徴とする請求項 2 または 3 記載の復号装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、所定の鍵で暗号を施された暗号データを暗号化に関する管理データとともに入力して復号処理する復号装置に関するものである。

【0002】

【従来の技術】最近、急速な技術進歩をしているデジタル技術によって映像データや音楽データをデジタル信号として保存することで、記録媒体の経年変化による画質や音質の劣化を防ぐことができるようになり、またデジタル信号はパーソナルコンピュータなどを用いての編集や作成が容易なことから、急速にデジタル機器やデジタル記録媒体が普及してきた。

【0003】また、インターネット技術の発展と普及により、店頭で商品売買を行うといった従来のビジネスとは全く異なったビジネスが興っており、例えばインターネット上のホームページで商品売買を行ったり、音楽配信を行うというビジネスも現れている。

【0004】さらに、デジタル化された音楽データなどは本来の音質とほとんど同じ程度の音質を保持したままで、データ量を 1/10 程度にまで圧縮できる音声圧縮伸張技術も進んでおり、このような技術を用いた場合、圧縮された音楽データを保存するための記憶容量は小さくてすみ、最近では半導体メモリを使った携帯型の音楽再生装置が若者の世代で普及し始めている。

【0005】一方、このようなデジタル技術による利便性とは逆に、大きな問題として取り上げられるのが著作権問題である。

【0006】音楽データがデジタル信号で作成されている場合、そのデータをコピーすることで全く同一の音楽データを作成することが極めて容易にできる。つまりオリジナルと全く同じ音楽データが大量に安価に偽造される可能性があり、市場に氾濫してしまうことが推測される。それが現実となった場合、本来アーティストやレコード会社に支払われる著作権料が支払われなくなり、音楽業界のビジネスが成立しなくなるといった大きな問題が発生する。

【0007】このような著作権問題に対して、インターネット上で配信された音楽データやコンパクトディスクからパーソナルコンピュータなどにリッピングされた音楽データなどには、特定の音楽再生機器でしか再生動作できないように暗号処理を施したものや、コピー回数を制限するために音楽データ以外の情報を音楽データとともに記録して対策を実施しているものがある。

【0008】ここでは、所定の鍵を使って音楽データに暗号を施し、暗号化した音楽データと所定の鍵を記憶させた記録媒体から、音楽データを復号して再生する復号装置について説明する。

【0009】従来技術による音楽再生機器の復号装置について、図9～12を用いて説明する。

【0010】図9は、音楽データを所定の圧縮伸張フォーマットにより圧縮処理を行ない、更に所定の鍵を用いて暗号処理を施す過程を示している。同図において、音楽データ1001を圧縮回路1002に入力し、所定の圧縮伸張フォーマットに従って圧縮フレーム列1003に圧縮処理される。圧縮フレーム列1003は圧縮フレーム0から圧縮フレームNで構成され、それぞれの圧縮フレームは暗号回路1004に入力される。

【0011】暗号回路1004は暗号鍵1005を用いて、入力された圧縮フレームに暗号処理を施し、暗号フレーム0から暗号フレームNで構成される暗号フレーム列1006が生成される。また、同時に圧縮フレームを暗号処理した際の設定等の情報を補助データとしてフレーム毎に生成し、補助データ列1007として出力する。

【0012】生成された暗号フレーム列1006を音楽データに戻すには、上記で説明した手順を逆に辿ればよい。

【0013】つまり、補助データを用いて暗号フレームの復号処理を行ない、圧縮フレーム列1003を生成する。そしてこの圧縮フレーム列1003を圧縮伸張回路1002に入力して伸張処理を行なえば元の音楽データ1001が得られる。

【0014】図10は圧縮フレームおよび暗号フレームの構造を示しており、各フレームの先頭を検出するため

の特殊なデータパターンを含んだヘッダ部と、データ部で構成されており、暗号フレームにおけるデータ部は圧縮データ部を暗号処理したデータである暗号データ部が、復号フレームにおけるデータ部には暗号データ部を復号処理したデータである復号データ部が存在する。

【0015】圧縮フレームの長さ（データ容量）および圧縮フレームの数は音楽データを圧縮処理する際のフォーマットや音楽データの大きさに依存している。

【0016】図11は従来技術による復号装置のブロック図を示しており、記録媒体1201、マイコン1202、メモリ1203、ヘッダ分離回路1204、復号回路1205、ヘッダ結合回路1206、伸張回路1207から構成されている。

【0017】図12はマイコンと従来技術による復号装置の一連の動作を示したタイミング図であり、このタイミング図を用いて復号装置の動作を説明する。

【0018】マイコン1202は記録媒体1201に記録されている暗号フレームと暗号フレームを復号処理する際に必要となるデータを読み出し、メモリ1203に書き込む。マイコン1202はメモリ1203の容量に応じたフレーム数分のデータをメモリ1203に書き込む。次にマイコン1202は補助データ0を復号回路1205に入力し、復号回路1205は復号処理に必要な鍵の情報等を抽出して設定を行ない、復号処理を行なうための準備をする。

【0019】復号回路1205は復号処理の準備が完了すると復号準備完了信号をマイコン1202に出力し、マイコン1202は入力した復号準備信号を検出した場合、補助データ0に対応した暗号フレーム0をヘッダ分離回路1204に出力する。ヘッダ分離回路1204は入力された暗号フレーム0のヘッダ部を分離し、分離したヘッダ部をヘッダ結合回路1206に出力し、ヘッダ部以降に続く暗号データ部を復号回路1205に出力する。復号回路1205はヘッダ分離回路1204から入力された暗号データ部を、マイコン1202から入力した補助データ0を基に復号処理する。復号処理して得られた復号データ部はヘッダ結合回路1206に出力される。

【0020】ヘッダ結合回路1206はヘッダ分離回路1204から入力したヘッダ部と、復号回路1205から入力した復号データ部を再び結合して復号フレーム0を作成し伸張回路1207へ出力する。伸張回路1207は入力した復号フレーム0を、音楽データを圧縮処理した際のフォーマットに従って伸張処理を行い、伸張処理して得られた音楽データを出力する。

【0021】ヘッダ分離回路1204は、入力した暗号フレームのヘッダ部をヘッダ結合回路1206に、暗号データ部を復号回路1205に全て出力した場合、マイコン1202に対してヘッダ分離出力完了信号を出力し、マイコン1202はヘッダ分離出力完了信号を検出

すると、メモリ1203に保持している補助データ1を読み出して復号回路1205に出力する。

【0022】そしてマイコン1202は、復号回路1205から入力した復号準備完了信号を検出すると、メモリ1203に保持している暗号フレーム1を読み出してヘッダ分離回路1204に出力する。

【0023】マイコン1202は上記の動作を繰り返し処理を行ない、メモリ1203に保持している暗号フレーム及び補助データの残量が所定の値よりも下回った場合には、再び記憶媒体1201より暗号フレームと補助データを読み出す。

【0024】

【発明が解決しようとする課題】上記の従来技術による復号装置では、マイコン1202は補助データを復号回路1205に書き込み、復号回路1205から入力する復号準備完了信号を検出するまではヘッダ分離回路1204に暗号フレームを出力することはできない。

【0025】また、マイコン1202は暗号フレームをヘッダ分離回路1204に出力した後も、ヘッダ分離回路1204から入力するヘッダ分離出力完了信号を検出するまでは次の入力すべき暗号フレームの補助データを復号回路1205に出力することはできない。

【0026】したがって、マイコン1202は暗号フレーム毎に復号回路1205及びヘッダ分離回路1204からの処理完了の信号を待たねばならず、処理完了の信号を確認後も次の暗号フレーム及び補助データをメモリ1203より読み出して出力する準備をしなければならない。

【0027】また、マイコン1202はメモリ1203にある暗号フレーム及び補助データの残量が所定の値を下回った場合は、新たに記録媒体1201からそれぞれのデータを読み出す必要がある。

【0028】しかも、マイコン1202は入力する復号準備完了信号とヘッダ分離出力完了信号がどのタイミングで検出できるかを把握することはできないので、どのようなタイミングに各処理完了信号を検出しても、音楽データが途切れないようにするにはこれらの処理を最優先で行なう必要がある。

【0029】このように、マイコン1202が実行しなければならない処理は非常に多いため、マイコン1202に入力される動作クロックは比較的高い周波数のクロックが用いられ、常に何らかの処理を実行することになる。

【0030】最近、携帯型の音楽再生装置が急速に普及している状況の中で、そのような再生装置に求められる条件は限られた電池容量で長時間再生を行なうことであり、さらにはコンパクトディスクやミニディスクを記録媒体とした音楽再生装置には駆動装置が必要であったが、そのような駆動装置を必要としない半導体を記憶媒体とした音楽再生装置の開発により、再生装置の大きさ

を更に小型化することが求められている。

【0031】

【課題を解決するための手段】上記の課題を解決するために、請求項1、2に記載の発明によれば、入力した暗号フレームを保持、管理するストリーム制御手段と、入力した補助データを保持、管理する補助データ制御手段と、ストリーム制御手段から暗号フレームを入力し、暗号データ部とヘッダ部に分離するヘッダ分離手段と、補助データ制御手段から補助データを入力し、補助データを基にヘッダ分離手段から入力した暗号データ部を復号して復号データ部を生成する復号手段と、復号手段から入力した復号データ部とヘッダ分離手段から入力したヘッダ部を結合して復号フレームを生成するヘッダ結合手段と、入力した復号フレームを圧縮した際のフォーマットに従って伸張処理する伸張手段とを備え、ストリーム制御手段は、復号手段が補助データを入力して復号するための準備が完了したことを確認してから、ヘッダ分離手段に暗号フレームを出力する復号装置を用いることにより、マイコンは暗号フレームと補助データをそれぞれストリーム制御手段と補助データ制御手段の各内部メモリに書き込むだけでよく、暗号フレーム毎に出力される各処理完了信号を検出する必要がなくなり、マイコンの負荷は大幅に軽減される。

【0032】また、請求項3に記載の発明によれば、ヘッダ分離手段は、復号手段が補助データを入力して復号するための準備が完了したことを確認してから、復号手段に暗号データ部を出力する復号装置を用いることにより、復号手段の準備が完了した直後に暗号データ部が入力されることになり、復号処理に取り掛かる時間を短縮することができ、復号処理に掛かる時間の余裕ができることになる。

【0033】また、請求項4に記載の発明によれば、ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに、復号フレームの出力を停止する復号装置を用いることにより、所定数の暗号フレームだけ復号して出力したいという特殊処理をマイコンの負荷を大きくすることなく実施することができ、マイコンは通常の再生処理とほぼ同様の処理を復号装置に対して行なうだけでよい。

【0034】また、請求項5に記載の発明によれば、ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに所定の復号フレームを出力し、その直後に復号フレームの出力を停止する復号装置を用いることにより、ヘッダ結合手段が復号フレームの出力を停止した場合、伸張手段の入力バッファがアンダーフローを発生してしまう不具合の可能性はあるが、入力バッファがアンダーフローを起さない所定の復号フレームを出力することにより不具合を回避す

ることができる。

【0035】また、請求項6に記載の発明によれば、復号手段は、補助データ制御手段から入力した補助データに基づき、入力した暗号データ部を復号せずにそのままヘッダ結合手段に出力する復号装置を用いることにより、暗号フレームを復号処理せずに伸張手段に出力したい場合には、補助データに復号処理を実施しないことを示すデータを追記しておくだけで、復号手段は補助データから入力された暗号データ部に対して復号処理をしないことを検出し、入力した暗号データ部を復号処理せずにヘッダ結合手段に出力することで実現できる。

【0036】また、請求項7に記載の発明によれば、ヘッダ分離手段は、補助データ制御手段から入力した補助データに基づき、暗号データ部を復号手段ではなくヘッダ結合手段へ出力する復号装置を用いることにより、暗号フレームを復号処理せずに出力したい場合には、補助データに復号処理を実施しないことを示すデータを書いておくだけで、ヘッダ分離手段は補助データから入力された暗号フレームの暗号データ部に対して復号処理をしないことを判断し、復号データ部を復号手段ではなくヘッダ結合手段に出力することで、暗号フレームを復号処理せずに出力することができるとともに、復号手段を使用しないことから復号手段の動作を停止することで消費電力を削減することができる。

【0037】また、請求項8に記載の発明によれば、ヘッダ結合手段は、復号手段から補助データを入力し、生成した復号フレームと同期させて伸張手段に出力する復号装置を用いることにより、マイコンは補助データに暗号フレームに関する情報を含ませておくことによって、その情報は当該暗号フレーム及び復号フレームと同期して入出力することになる。つまり、復号処理や伸張処理などの処理を加える場合、その処理に必要な情報を補助データに書いておくことで処理を実施する手段はその情報に基づいて処理を実施するだけでよく、その都度その処理タイミングをマイコンが検出してその情報を設定する必要がなくなり、マイコンの負担は大幅に軽減される。

【0038】また、請求項9に記載の発明によれば、ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、補助データの一部を書き換えて出力する復号装置を用いることにより、伸張手段に新たにカウント終了信号を入力することなく、入力した補助データから所定数の復号フレームが入力したことを検出することができる。

【0039】また、請求項10に記載の発明によれば、ヘッダ結合手段は、補助データ制御手段から入力した補助データからカウント値を求める復号装置を用いることにより、マイコンが所定のカウント値を変更したい場合、そのタイミングを何らかの方法で検出して設定しなければいけないが、所定のカウント値を補助データに含

ませておくことでマイコンは設定するタイミングを検出する必要が無く、負荷を軽減することができる。

【0040】また、請求項11に記載の発明によれば、ヘッダ分離手段は、補助データ制御手段から入力した補助データの内容に基づき、ヘッダ結合手段に対してヘッダ部を出力せず、復号手段に対しては暗号フレームを出力し、ヘッダ結合手段は、補助データ制御手段から入力した補助データの内容に基づき、復号手段から入力した復号データ部をそのまま伸張手段に出力する復号装置復号装置を用いることにより、ヘッダ部を有せず暗号データ部のみで構成する暗号フレームを復号処理する場合、マイコンは暗号フレームにヘッダ部が存在しないことを補助データに追記しておくことで、ヘッダ分離手段は暗号フレームをそのまま復号手段に出力し、復号手段は暗号フレームを復号処理しヘッダ結合手段は復号手段から入力するデータをそのまま伸張手段に出力することができる。

【0041】また、請求項12に記載の発明によれば、ヘッダ結合手段は、補助データ制御手段から入力した補助データに基づき、復号フレームを出力した直後に所定のフレームを伸張手段に出力する復号装置を用いることにより、再生すべき音楽データの最終フレームが伸張手段の入力バッファを満たすことなく、伸張手段は最終フレームのデータを伸張処理して再生できないアンダーフローを発生してしまう可能性があるが、入力バッファがアンダーフローを満たすような所定の復号フレームを出力することにより伸張手段のアンダーフローを回避することができる。

【0042】

【発明の実施の形態】以下、本発明の実施の形態について、図面を用いて説明する。

【0043】（実施の形態1）図1は、本発明の実施の形態1における復号装置の構成を示したブロック図である。

【0044】図示するように、記録媒体101、マイコン102、ストリーム制御回路108、補助データ制御回路109、ヘッダ分離回路104、復号回路105、ヘッダ結合回路106、伸張回路107から構成されている。

【0045】つまり、本実施の形態1では従来の復号装置（図11）のメモリ1203の機能と各処理完了信号を検出するマイコン処理をストリーム制御回路108と補助データ制御回路109で実現したことを特徴とする。

【0046】図2はマイコン102および本復号装置の一連の動作を示したタイミング図である。

【0047】ヘッダ分離回路104は、従来技術による図11で説明した復号装置と同様の動作を行なうものであるが、一部異なるものがあるので簡単に説明する。

【0048】また、復号回路105、ヘッダ結合回路1

06、伸張回路107、ストリーム制御回路108、補助データ制御回路109については、その動作を詳細に説明することにする。

【0049】ストリーム制御回路108は、内部にメモリを内蔵しており、マイコン102から入力される暗号フレームをメモリに保持し、内部メモリに保持している暗号フレーム数を管理する。内部メモリは複数の暗号フレームを保持するだけの容量を有している。

【0050】ストリーム制御回路108は、復号回路105から入力される復号準備完了信号を検出した場合、内部メモリに保持している暗号フレームをFIFO（First-In-First-Out）制御に従ってヘッダ分離回路104に出力する。暗号フレームを出力すると再び復号回路105から入力する復号準備完了信号を待ち、その信号を検出すると次の暗号フレームを出力する。ストリーム制御回路108はこのような動作を繰り返し行なう。

【0051】また、ストリーム制御回路108は内部メモリに保持している暗号フレーム数がマイコン102の設定した値よりも下回った場合、マイコン102に対して暗号フレーム要求信号を出力する。

【0052】しかし、マイコン102からストリーム制御回路108の内部メモリに暗号フレームの書込みがなく、保持している暗号フレームが無くなった場合、復号回路105から入力する復号準備完了信号を検出してもストリーム制御回路108はヘッダ分離回路104に対して何も出力せず、マイコン102からの暗号フレーム書込みを待つ。

【0053】補助データ制御回路109は、内部にメモリを内蔵しており、マイコン102から入力される補助データをその内部メモリに保持し、内部メモリに保持している補助データ数を管理する。ヘッダ分離回路104から入力したヘッダ分離出力完了信号を検出すると、内部メモリに保持している補助データをFIFO（First-In-First-Out）制御に従って復号回路105に出力する。

【0054】補助データを出力すると、再びヘッダ分離回路104から入力するヘッダ分離出力完了信号を待ち、その信号を検出すると次の補助データを出力する。補助データ制御回路109はこのような動作を繰り返し行なう。

【0055】また、補助データ制御回路109が内部メモリに保持している補助データ数がマイコン102の設定した値よりも下回った場合、補助データ制御回路109はマイコン102に対して補助データ要求信号を出力する。しかし、マイコン102から補助データ制御回路109の内部メモリに補助データの書込みがなく、保持している補助データが無くなった場合、ストリーム制御回路108から入力するヘッダ分離出力完了信号を検出しても補助データ制御回路109は復号回路105に対

して何も出力せず、マイコン102からの補助データ書込みを待つ。

【0056】復号回路105は、従来技術による復号装置と同様の動作を行なうことに加えて、暗号データ部を復号処理した復号データ部とともに補助データ制御回路109から入力した補助データをヘッダ結合回路106に出力する。

【0057】ヘッダ結合回路106は、従来技術による復号装置と同様の動作を行なうことに加えて、ヘッダ部と復号データ部から生成した復号フレームとともに復号回路105から入力した補助データを伸張回路107に出力する。

【0058】伸張回路107は、ヘッダ結合回路106から入力する補助データに記述されている伸張処理に関わる設定に基づいて、復号フレームを伸張処理して音楽データを再生する。

【0059】次に、図2を用いてマイコン102の動作を含めた一連の復号装置の動作について説明する。

【0060】まず、マイコン102は記録媒体101から暗号フレームと復号化に必要な補助データを読み出して、それぞれストリーム制御回路108と補助データ制御回路109の内部メモリに書き込む。このとき、マイコンはそれぞれの内部メモリの容量に応じた暗号フレーム数と補助データ数を書き込むので、データ残量はそれぞれ内部メモリの容量とほぼ等しくなる。

【0061】補助データ制御回路109は、復号回路105に対して補助データを出力し、そして復号回路105は入力した補助データを基に復号処理のための設定を行なった後、ストリーム制御回路108に対して復号準備完了信号を出力する。復号準備完了信号を検出したストリーム制御回路108は、ヘッダ分離回路104に暗号フレームを出力し、ヘッダ分離回路104からは暗号フレームをヘッダ部と暗号データ部に分離する。

【0062】復号回路105は、ヘッダ分離回路104から入力する暗号データ部に復号処理を施して復号データ部を得て、補助データとともにヘッダ結合回路106に出力される。

【0063】ヘッダ結合回路106は、ヘッダ分離回路104から入力したヘッダ部と復号回路105から入力した復号データ部を結合し復号フレームを生成する。そして、入力した補助データと復号フレームを伸張回路107に出力する。

【0064】ヘッダ分離回路104は、暗号フレームを分離して復号回路105とヘッダ結合回路106に出力し終えた直後、ヘッダ分離出力完了信号を補助データ制御回路109に対して出力する。

【0065】そして再び、補助データ制御回路104は復号回路105に対して補助データを出力して次の暗号フレームの復号処理準備を開始する。

【0066】上記のように、途中でマイコン102によ

る処理が介在することなく暗号フレームの復号処理が繰り返し行なわれる。

【0067】しかし、ストリーム制御回路108あるいは補助データ制御回路109の内部メモリに保持しているデータ残量が、所定の値（閾値）よりも下回った場合は、それぞれマイコン102に対して、暗号フレーム要求信号、補助データ要求信号を出力する。

【0068】そして、それらの要求信号を入力したマイコン102は、記録媒体101から要求信号に相当するデータを読み出し、それぞれの内部メモリに書き込みを行ない、データ残量が内部メモリの容量に等しくなるまで書き込み動作を続ける。

【0069】以上のように、ストリーム制御回路108と補助データ制御回路109を備えることにより、マイコン102はそれぞれの内部メモリの容量に応じた暗号フレーム、及び補助データを書き込んでおけば、復号処理に必要な鍵等の設定は補助データ制御回路109が行ない、また暗号フレームはストリーム制御回路108がヘッダ分離回路104に出力してくれる。

【0070】そのため、マイコン102は暗号フレーム毎の補助データの設定をタイミングを検出しながら実施するという負担は無くなり、ストリーム制御回路108の内部メモリに保持しているデータが設定した値よりも下回った場合に入力される補助データ要求信号を検出した場合に記録媒体101から暗号フレームを読み出し内部メモリに書き込む処理、および補助データ制御回路109の内部メモリに保持しているデータが設定した値よりも下回った場合に入力されるセクタ情報要求信号を検出した場合に記録媒体101から補助データを読み出し内部メモリに書き込む処理を実行すればよいことになる。

【0071】また、補助データを復号フレームと同期して伸張回路107に出力するため、マイコン102が伸張回路107に対して特定の復号フレームに対して特定の伸張処理を行ないたい場合でも、その特定の復号フレームが伸張処理されるタイミングを把握しなくても、あらかじめ対応する補助データに伸張回路107に対する設定データを含ませておくことにより容易に実現できる。

【0072】なお、本発明の実施の形態1における復号装置では、復号処理を行なう場合のみ説明したが、マイコン102は補助データに対して、対応する暗号フレームを復号処理しないという設定を追記しておく、復号回路105はその補助データを入力した場合はヘッダ分離回路104から入力した対応する暗号データ部を復号処理せずにそのままヘッダ結合回路106に出力することで、記録媒体101に記録されているデータが音楽データであるフォーマットで圧縮処理されているが暗号処理を施されていないデータであっても、音楽データを通常に再生することが可能である。

【0073】なお、本発明の実施の形態1における復号装置では、復号処理を行なう場合のみ説明したが、マイコン102は補助データに対して、対応する暗号フレームを暗号処理するという設定を追記しておく、復号回路105はその補助データを入力した場合はヘッダ分離回路104から入力した対応する暗号データ部を暗号処理を行ないヘッダ結合回路106に出力することが可能である。

【0074】（実施の形態2）図3は本発明の実施の形態2における復号装置の構成を示したブロック図である。

【0075】図示するように、記録媒体301、マイコン302、ストリーム制御回路308、補助データ制御回路309、ヘッダ分離回路304、復号回路305、ヘッダ結合回路306、伸張回路307、および入力セクタ310から構成されている。

【0076】つまり、本発明の実施の形態2では復号回路305から出力される復号データ部とヘッダ分離回路304から出力される暗号データ部を、ヘッダ分離回路304が出力する入力セレクト信号により選択し、ヘッダ結合回路306に出力することを特徴とする。

【0077】復号回路305、ヘッダ結合回路306、伸張回路307、ストリーム制御回路108及び補助データ制御回路109は、本発明の実施の形態1における復号装置と同様の動作を行なうものである、説明は省略する。

【0078】よって、ここではヘッダ分離回路304および入力セクタ310について動作を説明する。

【0079】ヘッダ分離回路304はストリーム制御回路308から入力した暗号フレームをヘッダ部と暗号データ部に分離する。また、補助データ制御回路309から入力する補助データに対応する暗号フレームの復号処理を実施しない設定データが含まれているかいないかを検出し、その結果に応じて入力データ切替信号を生成して出力する。

【0080】入力セクタ310は、2入力1出力のセクタであり、制御信号にはヘッダ分離回路304が出力する入力データ切替信号を用いる。復号処理を実施する設定が補助データにある場合、復号回路305から入力する復号データ部をヘッダ結合回路306に出力し、復号処理を実施しない設定が補助データにある場合は、ヘッダ分離回路304から入力する暗号データ部をヘッダ結合回路306に出力する。

【0081】ヘッダ結合回路306は入力セクタ310から入力するデータとヘッダ分離回路304から入力するヘッダ部を結合して伸張回路307に出力する。

【0082】以上のように、ヘッダ分離回路304に補助データを入力して入力データ切替信号を出力し、その信号を用いてヘッダ結合回路306の入力信号を復号回路305の復号データ部かヘッダ分離回路304の暗号

データ部かを選択することにより、記録媒体101に記録されているデータが音楽データであるフォーマットで圧縮処理されているが暗号処理を施されていないデータであっても、音楽データを通常に再生することが可能である。

【0083】また、この場合、復号回路305は動作している必要はなく、その動作を完全に停止することができる。このことにより、復号装置全体の消費電力を削減することができる。

【0084】（実施の形態3）図4は本発明の実施の形態3における復号装置の構成を示したブロック図である。

【0085】図示するように、記録媒体401、マイコン402、ストリーム制御回路408、補助データ制御回路409、ヘッダ分離回路404、復号回路405、ヘッダ結合回路406、伸張回路407から構成されている。

【0086】ヘッダ分離回路404、復号回路405、ストリーム制御回路408及び補助データ制御回路409は、本発明の実施の形態1における復号装置と同様の動作を行なうものであるため、説明は省略する。

【0087】よって、ここではヘッダ結合回路406、伸張回路407について動作を説明する。

【0088】ヘッダ結合回路406は復号回路405から入力する復号データ部とヘッダ分離回路404から入力するヘッダ部を結合して復号フレームを生成する。そして伸張回路407から入力する復号フレーム要求信号を検出している期間中に復号フレームとともに復号回路405から入力する補助データを伸張回路407へ出力する。

【0089】ヘッダ結合回路406は、復号フレーム要求信号を検出していない場合、直前に出力していた復号フレームが途中までしか出力できなくても出力を停止する。そして、再び復号フレーム要求信号を検出している場合は、出力を停止した復号フレームの途中から出力を始める。

【0090】また、復号回路405から入力した補助データに特定の設定がなされていた場合、その補助データに対応する復号フレームを出力し終えた直後から復号フレーム要求信号を検出なくなるまで伸張回路407に対して復号フレーム、補助データともにゼロを出力し続ける。

【0091】伸張回路407は入力バッファを内蔵しており、入力バッファに空きがある場合は復号フレーム要求信号を出力し、ヘッダ結合回路406から入力する復号データを順次入力バッファに格納する。そして、入力バッファが復号フレームのデータで満たされた場合、復号フレーム要求信号の出力を停止して入力バッファ内のデータを読み出して伸張処理を実行する。このとき、入力バッファは空になるため、再び復号フレーム要求信号

を出力する。

【0092】以上のように、補助データに特定の設定がなされている場合、ヘッダ結合回路406はその補助データに対応する復号フレームを出力し終えた直後から復号フレーム要求信号を検出なくなるまで伸張回路407に対して復号フレーム、補助データともにゼロを出力し続ける復号装置を用いることにより、音楽データの最終フレームを復号処理して伸張回路407に出力しても、伸張回路407の入力バッファが復号フレームで満たされないために伸張処理が実行できないという現象を回避することができる。

【0093】（実施の形態4）図5は本発明の実施の形態4における復号装置の構成を示したブロック図である。

【0094】図示するように、記録媒体501、マイコン502、ストリーム制御回路508、補助データ制御回路509、ヘッダ分離回路504、復号回路505、ヘッダ結合回路506および伸張回路507から構成されている。

【0095】ヘッダ分離回路504、復号回路505、伸張回路507、ストリーム制御回路508及び補助データ制御回路509は、本発明の実施の形態1における復号装置と同様の動作を行なうものであるため、説明は省略する。

【0096】よって、ここではヘッダ結合回路506についてその動作を説明する。

【0097】ヘッダ結合回路506は復号回路505から入力した復号データ部とヘッダ分離回路504から入力したヘッダ部を結合して復号フレームを作成する。そして、復号回路505から入力した補助データとともに伸張回路507へ出力する。

【0098】また、復号回路505から入力した補助データに特定の設定がなされていた場合、その特定の設定が連続して設定されている期間中にヘッダ結合回路506が伸張回路507に出力した復号フレームのカウンタ数が、マイコン502が設定した所定のカウンタ数に達した場合に、該当する復号フレームを出力した直後にカウンタ完了信号を出力し、伸張回路507へ復号フレームを出力することを停止する。この停止状態はマイコン502がカウンタ完了信号を検出してから停止状態解除を実行しない限り継続する。

【0099】次に、図6を用いて音楽データの早送り再生について説明する。

【0100】図6は連続した暗号フレームからどのように早送り再生を実現するかを示した図である。

【0101】例えば、早送り再生は連続した音楽データを一定時間（＝T）で細かく分断し、それぞれの分断した音楽データの先頭からT/10の時間に相当する音楽データのみを連続して再生する。そうした場合、再生した音楽データは本来の音楽データの10倍の速度で再生

しているように聞こえる。

【0102】つまり、ここで1つの暗号フレームを再生した場合、必ず一定時間の音楽データが再生できるものとする、暗号フレームを100個毎のグループに分断し、それぞれのグループの先頭から10個の暗号フレームを復号処理すれば早送り再生が実現できる。

【0103】次に、図7を用いて早送り再生の動作について説明する。

【0104】マイコン502はヘッダ結合回路506に対して所定のカウンタ数を10に設定する。そして、早送り再生したい音楽データの1番目のグループに相当する暗号フレームを記録媒体501から読み出してストリーム制御回路508の内部メモリに書き込む。同時に、対応する補助データも記録媒体501から読み出して、それぞれの補助データに対してヘッダ結合回路506が出力する復号フレーム数をカウントする設定を追記して、補助データ制御回路509の内部メモリに書き込む。

【0105】ストリーム制御回路508、補助データ制御回路509、ヘッダ分離回路504および復号回路505は、通常の再生と同様に動作をするが、ヘッダ結合回路506は入力した補助データから、伸張回路507に対して出力する復号フレーム数をカウントする設定になっていることを検出する。

【0106】そして、ヘッダ結合回路506は、伸張回路507に対して10個目の復号フレームを出力し終えた直後、カウンタ完了信号を出力し、伸張回路507への復号フレームの出力を停止する。

【0107】マイコン502はヘッダ結合回路506から入力するカウンタ完了信号を検出すると、ストリーム制御回路508、補助データ制御回路509、復号回路505、ヘッダ分離回路504、ヘッダ結合回路506をリセットして初期状態に戻す。そして、次に2番目のグループに相当する暗号フレームを記録媒体501から読み出してストリーム制御回路508の内部メモリに書き込む。同時に、対応する補助データも記録媒体501から読み出して、それぞれの補助データに対してヘッダ結合回路506が出力する復号フレーム数をカウントする設定を追記して、補助データ制御回路509の内部メモリに書き込む。

【0108】以降は上記動作の繰り返しであり、これらの一連の動作により伸張回路507から出力される音楽データは通常の10倍の速度で早送り再生しているように聞こえる。

【0109】以上のように、ヘッダ結合回路506は出力する復号フレーム数をカウントして、所定数に達した場合にカウンタ完了信号を出力して、復号フレームの出力を停止することにより、マイコン502の負担を重くすること無く容易に早送り再生にも対応できる。マイコン502はあらかじめ記録媒体501に記録されている

暗号フレームを一定数の暗号フレームのグループに分けて認識しておく必要があるが、暗号フレーム数をマイコンがカウントするのではなく、復号装置がカウンタ処理することで、早送り再生を実現するために増えるマイコン502の処理負担を大幅に軽減することができる。

【0110】なお、本発明の実施の形態4における復号装置では、マイコン502が所定のカウンタ数をヘッダ結合回路506に設定するとしたが、所定のカウンタ数の情報を補助データに書き込むことで、その情報はヘッダ結合回路506が抽出して設定すればマイコン502がヘッダ結合回路506に設定する負担が無くなる。

【0111】また、本発明の実施の形態4における復号装置では、ヘッダ結合回路506はカウンタ終了信号を出力することにより伸張回路507に出力した復号フレームが所定のカウンタ数に達したことを伝えるが、伸張回路507に伝える場合には補助データに復号フレームのカウントが終了した情報を追記しておくことにより、伸張回路507への入力信号を増やすことなく伝えることができる。

【0112】（実施の形態5）図8は本発明の実施の形態5における復号装置の構成を示したブロック図である。

【0113】図示するように、記録媒体801、マイコン802、ストリーム制御回路808、補助データ制御回路809、ヘッダ分離回路804、復号回路805、ヘッダ結合回路806および伸張回路807から構成されている。

【0114】復号回路805、伸張回路807、ストリーム制御回路808及び補助データ制御回路809は、本発明の実施の形態1における復号装置と同様の動作を行なうものであるため、説明は省略する。

【0115】よって、ここではヘッダ分離回路804とヘッダ結合回路806についてその動作を説明する。

【0116】ヘッダ分離回路804は、暗号フレーム制御回路808から入力した暗号フレームをヘッダ部と暗号データ部に分離し、ヘッダ部をヘッダ結合回路806に、暗号データ部を復号回路805に出力する。

【0117】しかし、補助データ制御回路809から入力する補助データに暗号フレームにはヘッダ部が存在しないという情報が含まれることを検出すると、入力した暗号フレームをそのまま復号回路に出力し、ヘッダ検出回路806にはヘッダ部を出力しない。

【0118】ヘッダ結合回路806は、ヘッダ分離回路804から入力したヘッダ部と復号回路805から入力した復号データ部を結合して復号フレームを作成し、復号回路805から入力した補助データとともに伸張回路807に出力するが、復号回路805から入力する補助データに暗号フレームにはヘッダ部が存在しないという情報が含まれることを検出すると、復号回路805から入力した復号データ部を復号フレームとしてそのまま伸

張回路807へ出力する。

【0119】以上のようにして、暗号フレームにヘッダ部が存在しない場合は、マイコン802が補助データにその情報を追記しておけば、ヘッダ分離回路804とヘッダ結合回路806は暗号フレームを全て復号回路805で復号処理して伸張回路807へ出力することができ、ヘッダ部が存在しないフォーマットで圧縮処理が行なわれたデータであっても、本発明の実施の形態5による復号装置を用いれば、本発明の実施の形態1による復号装置の構成を大きく変更することなく、簡単に復号処理ができる。

【0120】

【発明の効果】上記で説明したように、請求項1、2に記載の発明によれば、ストリーム制御手段と補助データ手段のそれぞれに内部メモリを内蔵し、復号手段が補助データを入力して復号するための準備が完了したことを検出してからヘッダ分離手段に暗号フレームを出力することにより、マイコンは暗号データと補助データをそれぞれストリーム制御手段と補助データ制御手段の内部メモリに書き込んだ後は、暗号フレーム毎の各処理完了信号を検出する必要がなくなり、マイコンの負荷を大幅に軽減することができる。

【0121】また、請求項3に記載の発明によれば、復号手段が補助データを入力して復号するための準備が完了したことを確認してからヘッダ分離手段は復号手段に暗号データ部を出力することにより、復号手段の準備が完了した直後に暗号データ部が入力されることになり、復号処理に取り掛かる時間を短縮することができる。

【0122】また、請求項4に記載の発明によれば、ヘッダ結合手段で生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに、復号フレームの出力を停止することにより、所定数の暗号フレームだけ復号して出力したいという特殊処理をマイコンの負荷を大きくすることなく、通常再生処理とほぼ同様な処理を実施するだけで実現可能である。

【0123】また、請求項5に記載の発明によれば、ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、カウント終了信号を出力するとともに所定の復号フレームを出力し、その直後に復号フレームの出力を停止する復号装置を用いることにより、ヘッダ結合手段が復号フレームの出力を停止した場合、伸張手段の入力バッファがアンダーフローを発生してしまう不具合の可能性はあるが、入力バッファがアンダーフローを起さない所定の復号フレームを出力することにより不具合を回避することができる。

【0124】また、請求項6に記載の発明によれば、復号手段は、入力した補助データに基づき、入力した暗号データ部を復号せずにそのまま出力する復号装置を用い

ることにより、暗号フレームを復号処理せずに出力したい場合には、補助データに復号処理を実施しないことを示すデータを書いておくだけで、復号手段は補助データから入力された暗号データ部に対して復号処理をしないことを判断し、入力した暗号データ部を復号処理せずに出力することで実現できる。

【0125】また、請求項7に記載の発明によれば、ヘッダ分離手段は、暗号フレームから分離した補助データに基づき、暗号データ部を復号手段ではなくヘッダ結合手段へ出力する復号装置を用いることにより、暗号フレームを復号処理せずに出力したい場合には、補助データに復号処理を実施しないことを示すデータを書いておくだけで、ヘッダ分離手段は補助データから入力された暗号フレームの暗号データ部に対して復号処理をしないことを判断し、復号データ部を復号手段ではなくヘッダ結合手段に出力することで、暗号フレームを復号処理せずに出力することができるとともに、復号手段を使用しないことから復号手段の動作を停止することで消費電力を削減することができる。

【0126】また、請求項8に記載の発明によれば、ヘッダ結合手段は、ヘッダ分離手段から補助データを入力し、生成した復号フレームと同期させて伸張手段に出力する復号装置を用いることにより、マイコンは補助データに暗号フレームに関する情報を含ませておくことにより、その情報は当該暗号フレーム及び復号フレームと同期して入出力されることになる。つまり、復号処理や伸張処理など何かの処理を加える場合、その処理に必要な情報を補助データに書いておくことで処理を実施する手段はその情報に基づいて処理を実施するだけでよく、その都度そのタイミングをマイコンが検出してその情報を設定する必要がなくなり、マイコンの負担は大幅に軽減される。

【0127】また、請求項9に記載の発明によれば、ヘッダ結合手段は、生成した復号フレームの数をカウントし、そのカウント値が所定のカウント値になった場合に、補助データの一部を書き換えて出力する復号装置を用いることにより、伸張手段に新たにカウント終了信号を入力することもなく、入力した補助データから所定数の復号フレームが入力したことを検出することができる。

【0128】また、請求項10に記載の発明によれば、ヘッダ結合手段は、入力した補助データからカウント値を求める復号装置を用いることにより、マイコンが所定のカウント値を変更したい場合、そのタイミングを何らかの方法で検出して設定しなければいけないが、所定のカウント値を補助データに含ませておくことでマイコンは設定するタイミングを検出する必要が無く、負荷を軽減することができる。

【0129】また、請求項11に記載の発明によれば、ヘッダ分離手段は、補助データ制御手段から入力した補

助データの内容に基づき、ヘッダ結合手段に対してヘッダ部を出力せず、復号手段に対しては暗号フレームを出力し、ヘッダ結合手段は、補助データ制御手段から入力した補助データの内容に基づき、復号手段から入力した復号データ部をそのまま伸張手段に出力する復号装置復号装置を用いることにより、ヘッダ部を有せず暗号データ部のみで構成する暗号フレームを復号処理する場合、マイコンは暗号フレームにヘッダ部が存在しないことを補助データに追記しておくことで、ヘッダ分離手段は暗号フレームをそのまま復号手段に出力し、復号手段は暗号フレームを復号処理しヘッダ結合手段は復号手段から入力するデータをそのまま伸張手段に出力することができる。

【0130】また、請求項12に記載の発明によれば、ヘッダ結合手段は、補助データ制御手段から入力した補助データに基づき、復号フレームを出力した直後に所定のフレームを伸張手段に出力する復号装置を用いることにより、再生すべき音楽データの最終フレームが伸張手段の入力バッファを満たすことなく、伸張手段は最終フレームのデータを伸張処理して再生できないアンダーフローを発生してしまう可能性があるが、入力バッファがアンダーフローを満たすような所定の復号フレームを出力することにより伸張手段のアンダーフローを回避することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における復号装置の構成を示すブロック図

【図2】本発明の実施の形態1における復号装置の動作

を示すタイミング図

【図3】本発明の実施の形態2における復号装置の構成を示すブロック図

【図4】本発明の実施の形態3における復号装置の構成を示すブロック図

【図5】本発明の実施の形態4における復号装置の構成を示すブロック図

【図6】早送り再生の原理を説明する図

【図7】本発明の実施の形態4における復号装置の動作を示すタイミング図

【図8】本発明の実施の形態5における復号装置の構成を示すブロック図

【図9】音楽データの圧縮処理と暗号処理の過程を説明する図

【図10】フレームの構成を説明する図

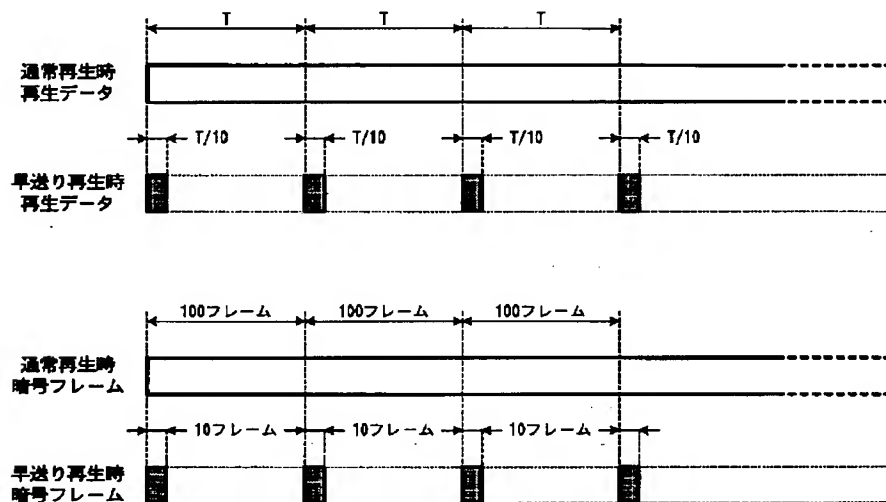
【図11】従来の復号装置における復号装置の構成を示すブロック図

【図12】従来の復号装置における復号装置の動作を示すタイミング図

【符号の説明】

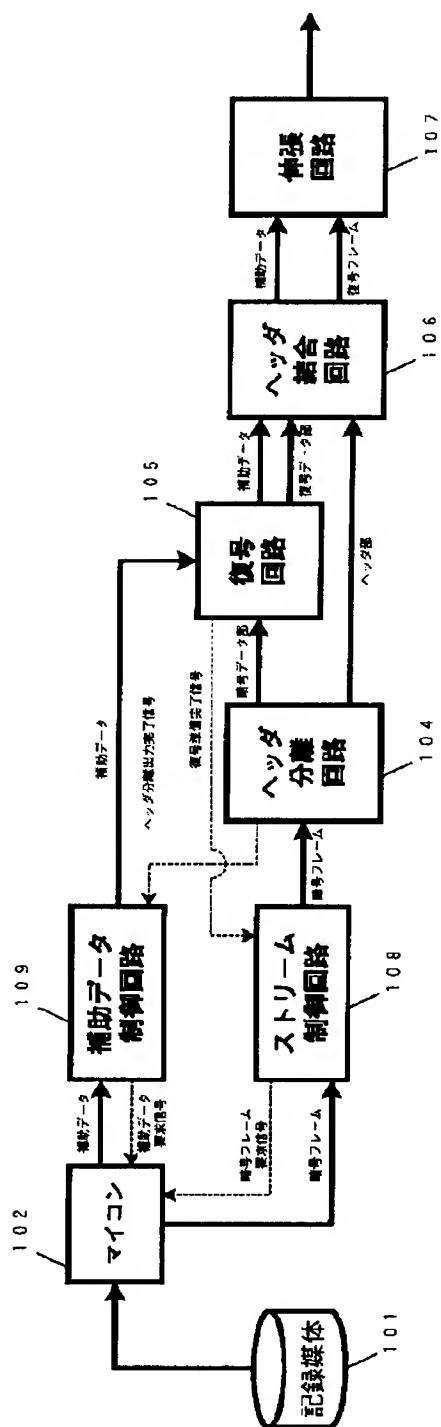
- 101 記録媒体
- 102 マイコン
- 104 ヘッダ分離回路
- 105 復号回路
- 106 ヘッダ結合回路
- 107 伸張回路
- 108 ストリーム制御回路
- 109 補助データ制御回路

【図6】

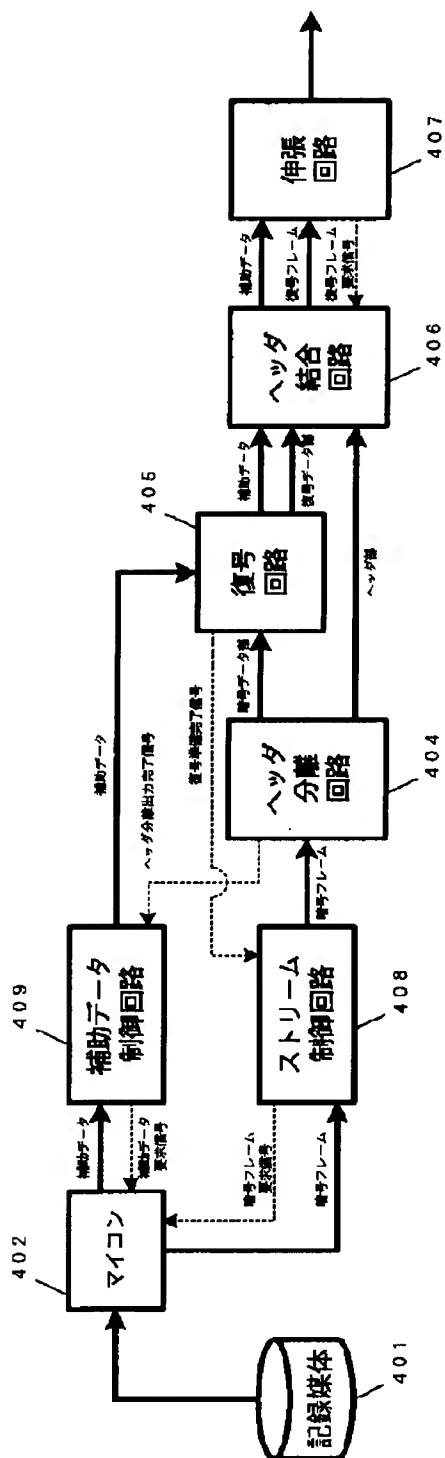


※10倍速再生

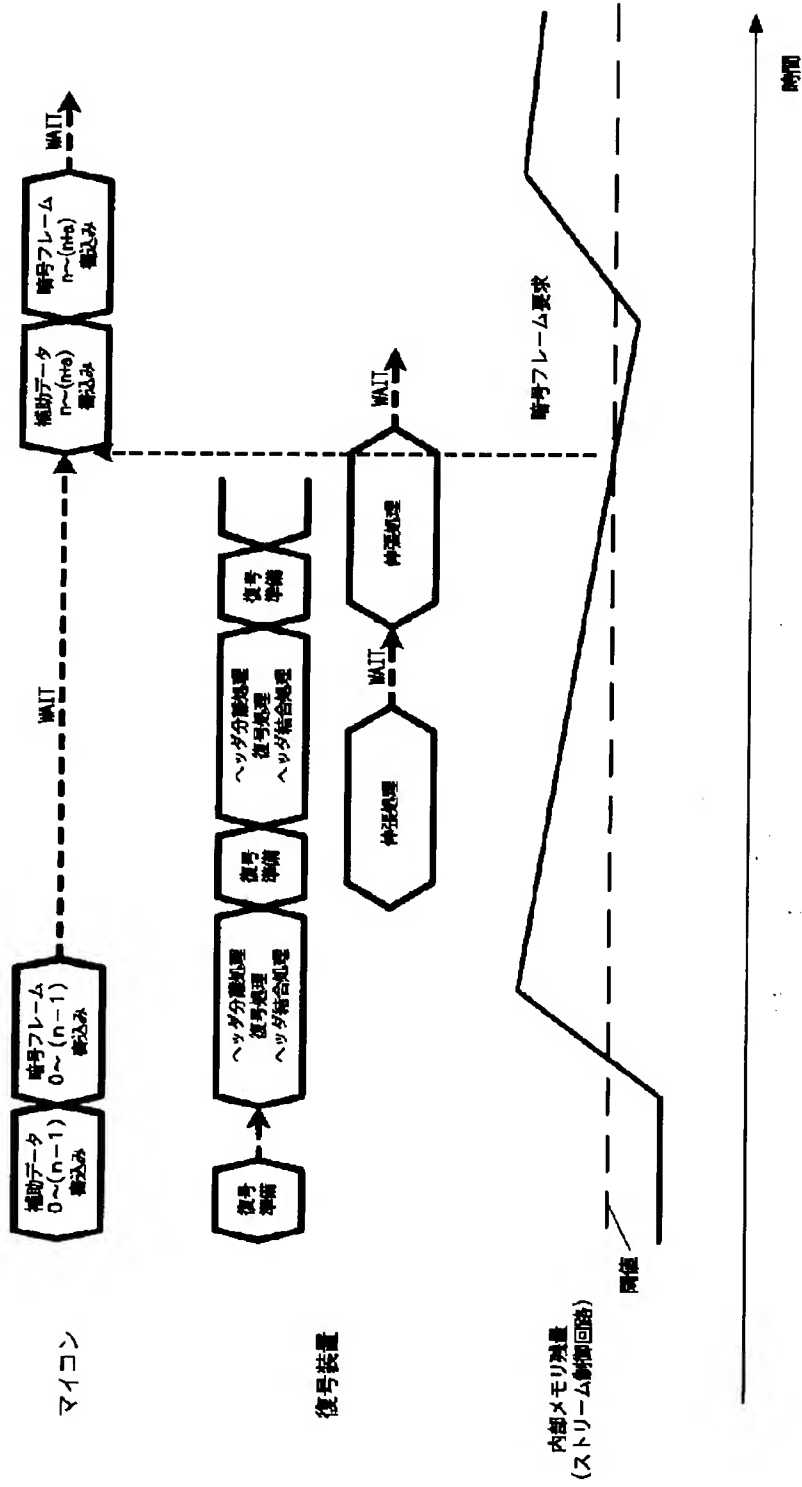
【図1】



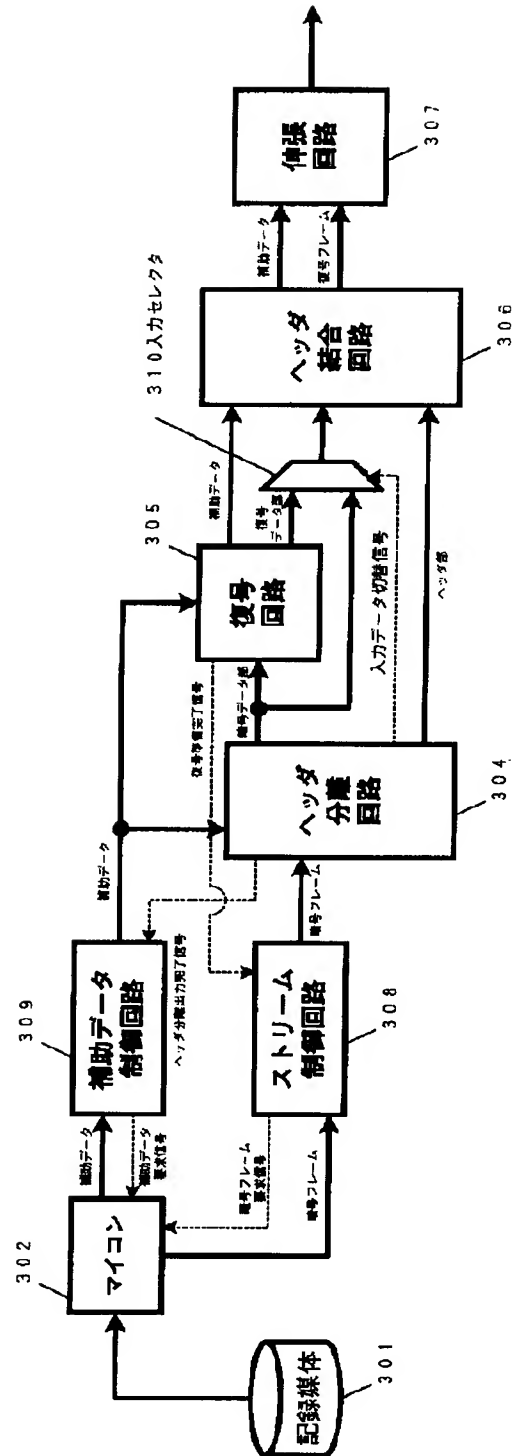
【図4】



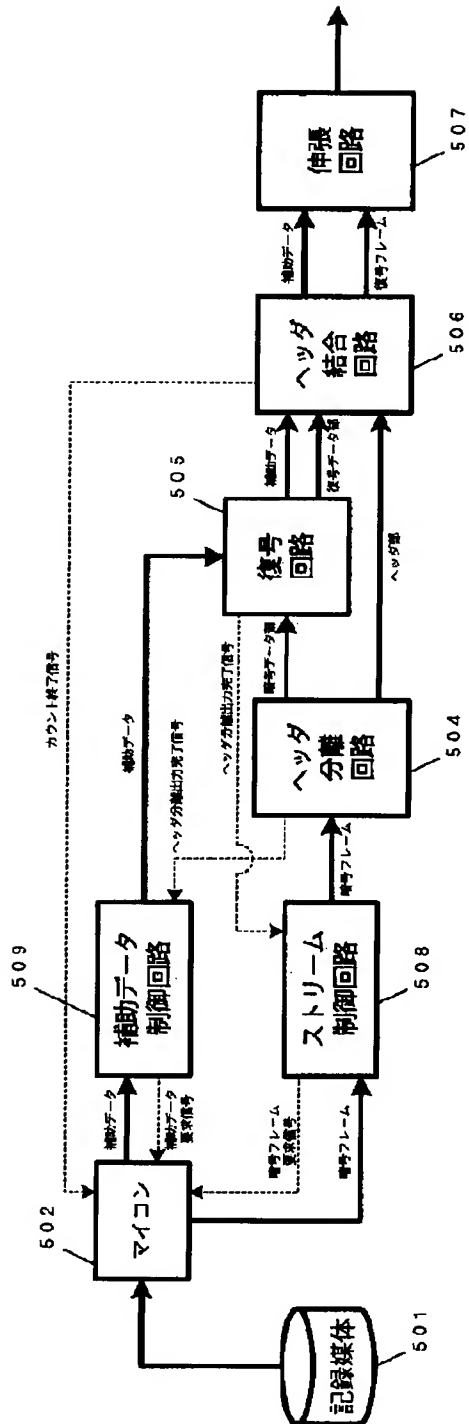
【図2】



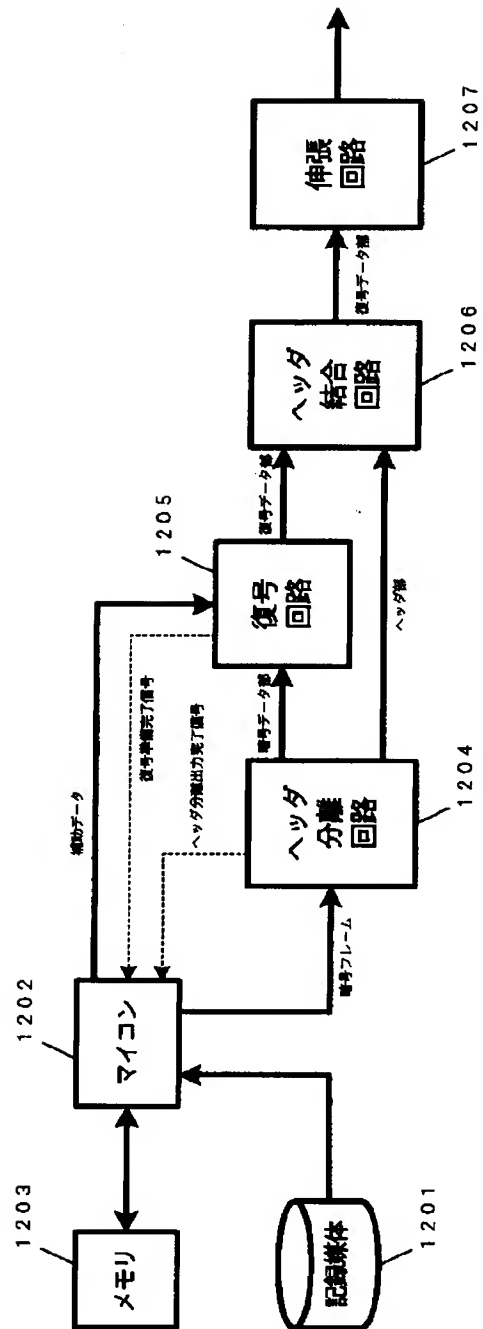
【図3】



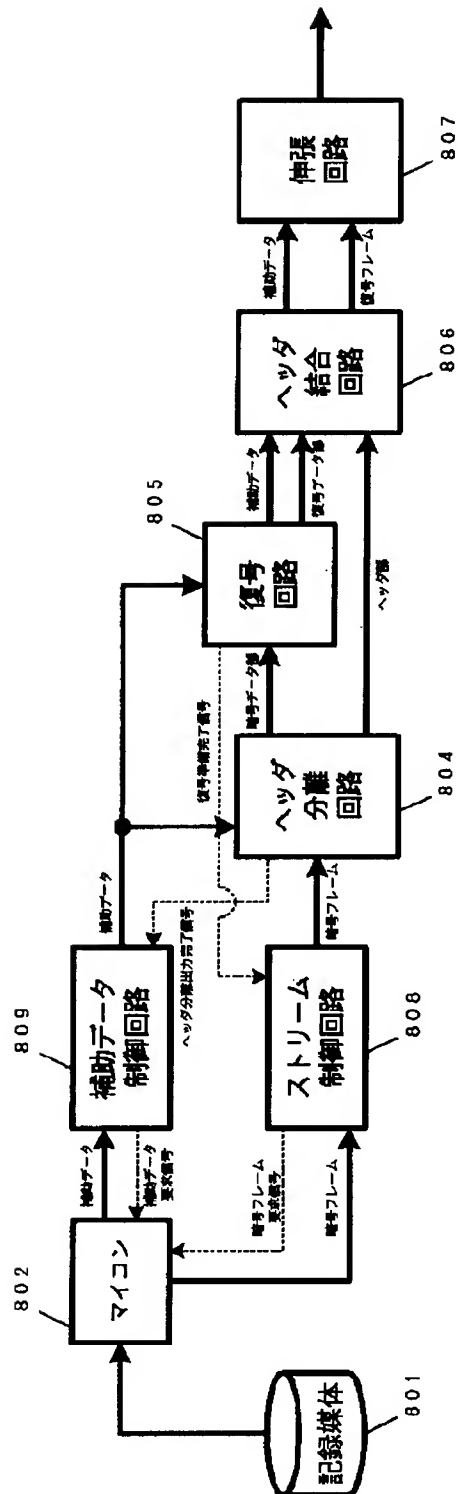
【図5】



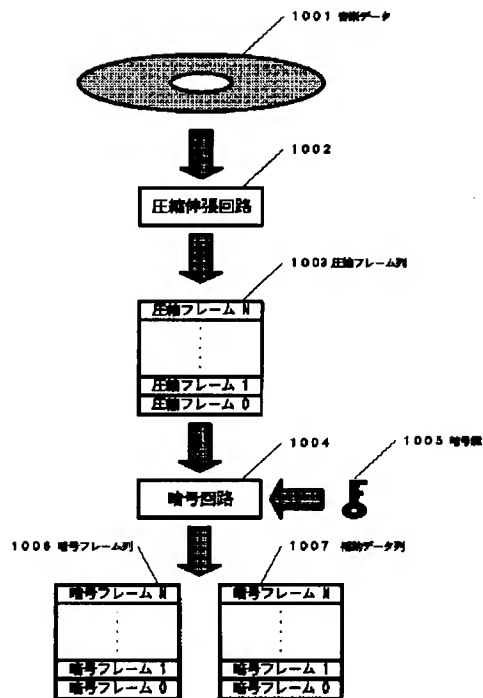
【図11】



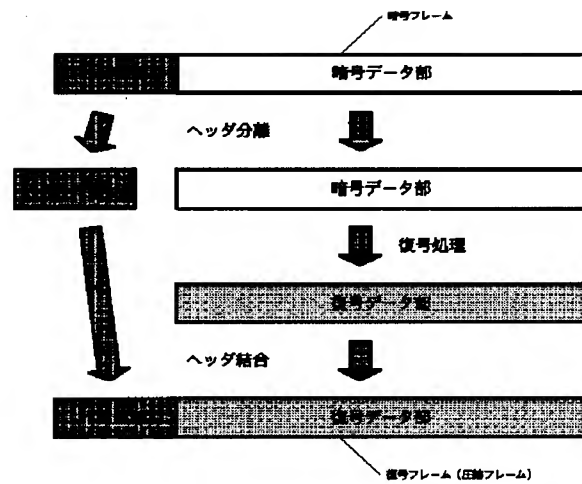
【図8】



【図9】



【図10】



【図12】

